

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2 0 0 5 年 2 月 2 8 日

出 願 番 号

Application Number:

特 願 2 0 0 5 - 0 5 2 6 5 5

パリ条約による外国への出願
に用いる優先権の主張の基礎
となる出願の国コードと出願
番号

The country code and number
of your priority application,
to be used for filing abroad
under the Paris Convention, is

J P 2 0 0 5 - 0 5 2 6 5 5

出 願 人

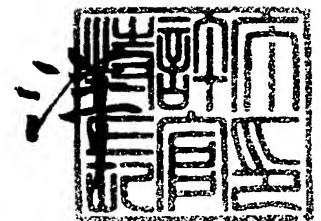
Applicant(s):

日本電信電話株式会社

2 0 0 5 年 8 月 1 0 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



BEST AVAILABLE COPY

【官 報 名】	特 許 願
【整理番号】	NTTH166814
【提出日】	平成17年 2月28日
【あて先】	特許庁長官殿
【国際特許分類】	H01L 21/00
【発明者】	
【住所又は居所】	東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内
【氏名】	酒井 英明
【発明者】	
【住所又は居所】	東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内
【氏名】	神 好人
【発明者】	
【住所又は居所】	東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内
【氏名】	嶋田 勝
【特許出願人】	
【識別番号】	000004226
【氏名又は名称】	日本電信電話株式会社
【代理人】	
【識別番号】	100064621
【弁理士】	
【氏名又は名称】	山川 政樹
【電話番号】	03-3580-0961
【選任した代理人】	
【識別番号】	100067138
【弁理士】	
【氏名又は名称】	黒川 弘朗
【選任した代理人】	
【識別番号】	100098394
【弁理士】	
【氏名又は名称】	山川 茂樹
【手数料の表示】	
【予納台帳番号】	006194
【納付金額】	16,000円
【提出物件の目録】	
【物件名】	特許請求の範囲 1
【物件名】	明細書 1
【物件名】	図面 1
【物件名】	要約書 1
【包括委任状番号】	0205287

【請求項 1】

基板の上に形成された金属酸化物層と、
この金属酸化物層の一方の面に接して形成されたゲート電極と、
前記金属酸化物層の他方の面側に接して配置されて互いに離間したソース電極及びドレイン電極と
を少なくとも備え、
前記金属酸化物層は、少なくとも 2 つの金属を含んでいる
ことを特徴とする三端子素子。

【請求項 2】

請求項 1 記載の三端子素子において、
前記金属酸化物層は、前記ソース電極及びドレイン電極の少なくとも 1 つと前記ゲート電極との間に印加された電気信号により抵抗値が変化する
ことを特徴とする三端子素子。

【請求項 3】

請求項 2 記載の三端子素子において、
前記金属酸化物層は、
第 1 電圧値以上の電圧印加により第 1 抵抗値を持つ第 1 状態となり、
前記第 1 電圧とは極性の異なる第 2 電圧値以下の電圧印加により前記第 1 抵抗値より低い第 2 抵抗値を持つ第 2 状態となる
ことを特徴とする三端子素子。

【請求項 4】

請求項 1 ～ 3 のいずれか 1 項に記載の三端子素子において、
前記金属酸化物層は、
少なくとも第 1 金属及び酸素から構成された基部層と、
前記第 1 金属、第 2 金属、及び酸素の化学量論的組成の結晶からなり、前記基部層の中に分散された複数の微結晶粒と
を少なくとも備えることを特徴とする三端子素子。

【請求項 5】

請求項 4 記載の三端子素子において、
前記基部層は、前記第 1 金属、前記第 2 金属、及び酸素から構成され、化学量論的組成に比較して第 2 金属の組成比が小さい
ことを特徴とする三端子素子。

【請求項 6】

請求項 4 または 5 記載の三端子素子において、
前記基部層は、前記第 1 金属、前記第 2 金属、及び酸素の柱状結晶を含むことを特徴とする三端子素子。

【請求項 7】

請求項 4 ～ 6 のいずれか 1 項に記載の三端子素子において、
前記基部層に接して配置され、少なくとも前記第 1 金属、及び酸素から構成され、柱状結晶及び非晶質の少なくとも 1 つである金属酸化物単一層を備えることを特徴とした三端子素子。

【請求項 8】

請求項 7 記載の三端子素子において、
前記金属酸化物単一層は、前記第 1 金属、前記第 2 金属、及び酸素から構成され、化学量論的組成に比較して第 2 金属の組成比が小さい
ことを特徴とする三端子素子。

【請求項 9】

請求項 7 または 8 記載の三端子素子において、
前記金属酸化物単一層は、前記微結晶粒を含まないことを特徴とする三端子素子。

【請求項 1 0】

請求項 4 ～ 9 のいずれか 1 項に記載の三端子素子において、

前記第 1 金属はチタンであり、前記第 2 金属はビスマスであり、前記基部層は、化学量論的組成に比較して過剰なチタンを含む層からなる非晶質状態であることを特徴とする三端子素子。

【請求項 1 1】

請求項 1 ～ 1 0 のいずれか 1 項に記載の三端子素子において、

前記金属酸化物層は、前記ゲート電極と前記基板との間に配置されていることを特徴とする三端子素子。

【請求項 1 2】

請求項 1 ～ 1 0 のいずれか 1 項に記載の三端子素子において、

前記ゲート電極は、前記金属酸化物層と前記基板との間に配置されていることを特徴とする三端子素子。

【請求項 1 3】

請求項 1 ～ 1 0 のいずれか 1 項に記載の三端子素子において、

前記基板は、導電性を備え、

前記ゲート電極は、前記基板から構成されていることを特徴とする三端子素子。

【請求項 1 4】

基板の上に金属酸化物層が形成された状態とする工程と、

この金属酸化物層の一方の面に接してゲート電極が形成された状態とする工程と、

前記金属酸化物層の他方の面側に接して配置されて互いに離間したソース電極及びドレイン電極が形成された状態とする工程と

を少なくとも備え、

前記金属酸化物層は、

所定の組成比で供給された不活性ガスと酸素ガスとからなる第 1 プラズマを生成し、第 1 金属と第 2 金属とから構成されたターゲットに負のバイスを印加して前記第 1 プラズマより発生した粒子を前記ターゲットに衝突させてスパッタ現象を起こし、前記ターゲットを構成する材料を基板の上に堆積することで、少なくとも前記第 1 金属及び酸素から構成された基部層と、前記第 1 金属、第 2 金属、及び酸素の化学量論的組成の結晶からなり、前記基部層の中に分散された複数の微結晶粒とを少なくとも備える状態に形成され、

前記第 1 プラズマは、電子サイクロトロン共鳴により生成されて発散磁界により運動エネルギーが与えられた電子サイクロトロン共鳴プラズマであり、

前記基板は所定温度に加熱された状態とする

ことを特徴とする三端子素子の製造方法。

【請求項 1 5】

請求項 1 4 に記載の三端子素子の製造方法において、

前記第 1 金属はチタンであり、前記第 2 金属はビスマスであることを特徴とする三端子素子の製造方法。

【発明の名称】 三端子素子及びその製造方法

【技術分野】

【0001】

本発明は、強誘電特性を有する金属酸化物の薄膜を用いた三端子素子及びその製造方法に関する。

【背景技術】

【0002】

従来、メモリには、半導体装置が多く用いられてきた。この中の1つとして、DRAM (Dynamic Random Access Memory) が広く使用されている。DRAMの単位記憶素子（以下、メモリセルという）は、1個のキャパシタと1個のMOSFET (Metal-oxide-semiconductor field effect transistor) からなり、選択されたメモリセルのキャパシタに蓄えられた電荷の状態に対応する電圧変化を、デジタル信号の「0」あるいは「1」として読み取ることで、メモリ動作をさせている。

【0003】

しかし、DRAMでは、キャパシタに蓄えられた電荷が時間とともに減少するため、通電しながらデータを保持しなければならないという欠点を有している。また、DRAMでは、データを読み出す毎にキャパシタの電荷の状態が変化するため、再書き込みが必要となる。これらの問題は、ユビキタスサービス社会で必要となる低消費電力で高速動作をするメモリ装置を開発する上で、大きな制限となっている。

【0004】

現在、高速かつ不揮発なメモリとして、強誘電体の分極を用いた強誘電体メモリ (FeRAM: Ferroelectric RAM) や、強磁性体の磁気抵抗を用いた強磁性体メモリ (MRAM: Magnetoresist RAM) などが注目されており、盛んに研究されている。この中で、FeRAMは、既に実用化されていることもあり、諸処の課題を解決できれば、フラッシュメモリやロジックのDRAMも置き換えできると期待されている。

【0005】

強誘電体材料のうち、FeRAMには、主に酸化物強誘電体が使用されている。酸化物強誘電体は、 BaTiO_3 、 PbTiO_3 などのペロブスカイト構造 (Perovskite)、 LiNbO_3 、 LiTaO_3 などの擬イルメナイト構造 (Pseudo-ilmenite)、 PbNb_2O_6 、 $\text{Ba}_2\text{NaNb}_5\text{O}_{15}$ などのタンゲステン・ブロンズ (TB) 構造 (Tungsten-bronze)、 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ 、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ などのビスマス層状構造 (Bismuth layer-structure ferroelectric, BLSF) 等、 $\text{Pb}_2\text{Nd}_2\text{O}_7$ などのパイロクロア構造 (Pyrochlore) に分類される。

【0006】

これらの中でも $\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3$ (PZT) で代表される鉛系強誘電体が、実用上で主流となっている。しかしながら、鉛含有物や鉛酸化物は、労働安全衛生法により規制される材料であり、生態への影響や環境負荷の増大などが懸念される。このため欧米では、生態学的見知及び公害防止の面から規制対象となりつつある。

【0007】

近年の環境負荷軽減の必然性から、非鉛系（無鉛）で鉛系強誘電体の性能に匹敵する強誘電体材料が世界的に注目されており、この中でも無鉛ペロブスカイト型強誘電体やビスマス層状構造強誘電体 (BLSF) が有望とされている。ビスマス層状構造強誘電体は、分極特性に大きな特徴を持ち、配向軸の向きにより分極量が10倍程度変化することや、分極を反転させた回数による劣化が少なく、Pb系よりも疲労特性に優れているという報告もなされている。しかし、ビスマス層状構造強誘電体は、鉛系強誘電体に比べ分極量が小さく成膜法・加工法ともに課題が多いのも事実である（非特許文献1参照）。

【0008】

フラッシュメモリの代わりとして期待されるFeRAMには、主に、スタック型とFET型に分類される。スタック型は、1トランジスタ1キャパシタ型FeRAMとも呼ばれ

、この構造がヘリックス型アパシノを持つものと、プレーナ型アパシノを持つもの、立体型キャパシタを持つものがある。これらの構造では、キャパシタ中の強誘電体の分極の向きにより、トランジスタを流れる電流量が変化することを利用し、メモリの「0」と「1」とを読み出すようにしている。また、強誘電体の分極は、通電せずに保持することができるので、F e R A Mは、不揮発性も有している。しかしながら、F e R A Mは、データを読み出すときに分極の反転が伴うことがあり、破壊読み出し動作になるという欠点を有している。また、F e R A Mは、1つのメモリセルが専有する面積が大きいいため、高集積化が容易ではない。

【0009】

上述したスタック型F e R A Mに対し、F E T型F e R A Mは、次世代を担うF e R A Mとして期待されている。F E T型F e R A Mは、1トランジスタ型F e R A Mとも呼ばれ、この構造から、M O S F E Tのゲート電極とチャネル領域のゲート絶縁膜の代わりに強誘電体膜を配置したM F S (Metal-ferroelectric-semiconductor) 型F e R A M、M O S F E Tのゲート電極の上に強誘電体膜を配置したM F M I S (Metal-ferroelectric-metal-insulator-semiconductor) 型F e R A M、さらにM O S F E Tのゲート電極とゲート絶縁膜の間に強誘電体膜を配置したM F I S (Metal-ferroelectric-insulator-semiconductor) 型F e R A Mなどの1トランジスタ型F e R A Mがある(非特許文献2参照)。

【0010】

これらのF e R A Mは、M O S F E Tの動作に強誘電体の分極を適用させたものであり、分極の状態により、ゲート絶縁膜直下の半導体表面にチャネルが形成される場合と、形成されない場合との状態を作り出し、このときのソースドレイン間の電流値を読み取り、電気的なデジタル信号の「0」あるいは「1」として取り出すことで、メモリ動作を実現している。

【0011】

F E T型F e R A Mでは、動作原理から、データ読み出しを行っても、強誘電体の分極量は変化しないことから非破壊読み出しが可能であり、高速動作が期待されている。また、1トランジスタ1キャパシタ型F e R A Mに比べて専有面積も小さくできることから、高集積化に有利である特徴を持つ。

【0012】

しかしながら、上述した構成では、強誘電体の層を半導体上に形成することになるが、よく知られているように、半導体上に強誘電体の層を形成することは非常に困難である。例えば、S iなどの半導体基板を用いた場合、強誘電体の成膜に良く用いられるゾルゲル法や有機金属化学気相堆積(Metal-Organic Chemical Vapor Deposition: M O C V D)法などでは、高温での成膜が必要となるため、半導体の表面が酸化又は変質してしまう。これにより、界面に不要な酸化膜や欠陥を形成してしまい、これらがメモリ特性を大きく悪化させる原因となる。

【0013】

実際、界面での酸化膜は強誘電体の分極保持を妨げるような減分極電界を発生させるため、メモリの保持特性を著しく悪くしてしまう。また欠陥の形成は、ゲートからチャネルへのリーク電流を増大させるため、トランジスタのO N / O F F比を劣化させてしまう。このような問題点を解決するため、強誘電体と半導体に間に高誘電率の絶縁膜を挟む構造が提案されているが、やはり減分極電界の影響を無視することができず、長期の分極保持は非常に困難であるという報告が多い。

【0014】

上述したことから明らかなように、次世代のメモリとして注目されているF e R A Mを実現するためには、基板上への強誘電体薄膜の形成が非常に重要である。現在までに様々な形成装置及び種々の薄膜形成方法が試みられている。例えば、前述したゾルゲル法やM O C V D方法に加え、パルス・レーザ・デポジション(Pulsed laser deposition, P L D)、高周波スパッタリング法(rf-sputtering、R Fスパッタ法やマグネトロンスパッタ法

こも叩ふ)、エシRへハツノ広 (Election cyclotron resonance sputtering) などか手
げられる。

【0015】

ゾルゲル法などの化学溶液堆積法は、強誘電体の基材を有機溶媒に溶解して基板に塗布し、この塗布膜を焼結する手順を繰り返し、所定の膜厚とした強誘電体層を形成する方法である。ゾルゲル法は、簡便で比較的大面積に膜が形成できるのが特徴であるが、塗布する基板との濡れ性の問題や、形成した膜中に溶媒が残ってしまうことによる汚染などの多くの欠点を抱えている。

【0016】

MOCVD法は、大面積に結晶性の良い膜を形成でき、かつ段差被覆特性にも優れた強誘電体の成膜手法として、多くの注目を集めている。しかしながら、ソースガスの供給に有機原料を使用するため、膜中の炭素原子による汚染が大きな問題点となる。利用するガスの取り扱いが容易ではなく、装置が非常に大掛かりになってしまう。

【0017】

形成される薄膜の純度や組成に関しては、PLD法が最も有効な成膜手法である。これは、エキシマレーザなどの強力なレーザ光源で強誘電体材料のターゲットをアブレーションすることにより放出される原子、イオン、クラスターを基板に堆積させ、薄膜を形成する方法である。PLD法では、組成ずれもなく結晶性の良い薄膜を形成できることから、大きな関心が寄せられている。しかし、レーザがターゲットに照射される面積が小さいため、基板の上に形成される薄膜に大きな面内分布が生じてしまい、大面積での成膜は容易ではない。従って、量産をするなど工業的な観点からは、現在のPLD法は極めて不利な手法である。

【0018】

上述した種々の膜形成方法に対し、強誘電体膜の形成方法としてスパッタリング法（単にスパッタ法ともいう）が注目されている。スパッタ法は、危険度の高いガスや有毒ガスなどを用いることなく、堆積する膜の表面凹凸（表面モフォロジ）が比較的良いなどの理由により、有望な成膜装置・方法の1つになっている。

【0019】

従来から使用されているRFスパッタ法においては、ターゲットとして対象とする化合物の焼結体を用い、酸化物強誘電体を堆積している。ところが、不活性ガスとしてアルゴン、反応性ガスとして酸素を用いてスパッタした場合、基板の上に形成された強誘電体薄膜中に酸素が十分に取込まれず、良好な膜質の強誘電体薄膜が得られないという問題点があった。このため、上述したスパッタ法では、膜を形成した後に酸素中でのアニーリングが必要とされてきた。

【0020】

一方、スパッタ膜の膜質改善の方法として、電子サイクロトロン共鳴（ECR）によりプラズマを発生させ、このプラズマの発散磁場を利用して作られたプラズマ流を基板に照射し、同時にターゲットと接地と間に高周波又は負の直流電圧を印加し、ECRで発生したプラズマ流中のイオンをターゲットに引き込み衝突させて、スパッタリングすることにより、膜を基板上に堆積させるECRスパッタ法がある。

【0021】

ECRを利用したプラズマは、低ガス圧（0.01Pa程度）での放電、低エネルギー（数10eV程度）領域でのイオンエネルギーの制御、高イオン化率などの優れた特性を有する。ECRプラズマ中のイオンは、スパッタされて基板の上に飛来した原料粒子に適度なエネルギーを与えると共に、原料粒子と酸素との結合反応を促進することになり、堆積した膜の膜質改善につながると考えられている。従って、ECRスパッタ法では、低い基板温度で高品質の膜が形成できることが大きな特徴であり、表面モフォロジも極めて優れたものとなる。特にゲート絶縁膜の形成においては、この有効性を発揮している（特許文献1、特許文献2参照）。

【0022】

また、ビシムヘパツノ伝を用いた強誘電体薄膜形成の検討についてもい、ンが報ロされて
いる（特許文献3、特許文献4参照）。これらでは、バリウム又はストロンチウムを含む
強誘電体の製造について報告されている。また、ECRスパッタ法による $\text{Bi}_4\text{Ti}_3\text{O}_{12}$
の製造法についても報告されている（非特許文献2参照）。

【0023】

上述したようなメモリを取り巻く状況に対し、強誘電体の分極量により半導体の状態を
変化させる（チャンネルを形成する）などの効果によりメモリを実現させるのではなく、図
23に示すように、半導体基板2901の上部に直接形成した強誘電体層2902の抵抗
値を変化させ、結果としてメモリ機能を実現する技術が提案されている（特許文献5参照
）。強誘電体層2902の抵抗値の制御は、電極2903と電極2904との間に電圧を
印加することで行う。

【0024】

なお、出願人は、本明細書に記載した先行技術文献情報で特定される先行技術文献以外
には、本発明に関連する先行技術文献を出願時までに見るには至らなかった。

【特許文献1】特許第2814416号公報

【特許文献2】特許第2779997号公報

【特許文献3】特開平10-152397号公報

【特許文献4】特開平10-152398号公報

【特許文献5】特開平7-263646号公報

【非特許文献1】塩壽忠 監修、「強誘電体材料の開発と応用」、シーエムシー出版

【非特許文献2】増本らのアブライド・フィジクス・レター、第58号、243頁、
1991年、(Appl. Phys. Lett., 58, 243, (1991))。

【発明の開示】

【発明が解決しようとする課題】

【0025】

しかしながら、図23に示した特許文献5に提案されている構造は、前述したMFS型
FeRAMのゲート電極直下と同様に、半導体の上に強誘電体層を備える構造となってい
る。従って、図23に示す素子では、MFS型FeRAMの製造過程に最大の問題となる
半導体上の良質な強誘電体層の形成が困難であるばかりでなく、半導体と強誘電体層との
間に半導体酸化物が形成されてしまい、減分極電界の発生や多くの欠陥の発生が特性に大
きく影響し、長時間のデータ保持は不可能であることが予想される。実際、図23に示す
素子では、2分程度の保持時間しか達成されておらず、1分程度でデータの再書き込みを
強いられることになる。また、メモリとしてのON/OFF比も3程度であり、十分なも
のではなかった。

【0026】

また、図23に示す素子に見られる電流電圧ヒステリシスは、半導体基板2901と強
誘電体層2902の界面に発生した欠陥に、電子又はホールが捕獲（トラップ）されるた
めに起きるとされている。このため、特許文献5では、強誘電体に接する材料は金属で
はなく、キャリアの少ない半導体基板が好ましいとされている。金属のようにキャリアが多
数の場合は、これらの電気伝導が支配的となってしまう、界面でのトラッピング効果が顕
著でなくなるため、ヒステリシスが発現しにくいものと考えられている。これを防ぐた
めに、半導体基板はキャリア数を制御する役割を担っており、特許文献5の構造では不可欠
な要素となっている。しかしながら、このような界面におけるトラッピング現象が電流電
圧特性のヒステリシスの原因の場合、メモリの保持時間は誘電緩和時間程度となってい
まい、原理的に長期のメモリ保持は望めない構成となる。

【0027】

本発明は、以上のような問題点を解消するためになされたものであり、より安定に状態
の保持が得られるなど、金属酸化物から構成された材料を用いて安定した動作が得られる
三端子素子を提供することを目的とする。

【課題を解決するための手段】

本発明に係る三端子素子は、基板の上に形成された金属酸化物層と、この金属酸化物層の一方の面に接して形成されたゲート電極と、金属酸化物層の他方の面側に接して配置されて互いに離間したソース電極及びドレイン電極とを少なくとも備え、金属酸化物層は、少なくとも2つの金属を含んでいるようにしたものである。このように構成された三端子素子では、金属酸化物薄層の抵抗値の状態により、ソース・ドレイン間に流れる電流の状態が変化する。

【 0 0 2 9 】

上記三端子素子において、金属酸化物層は、ソース電極及びドレイン電極の少なくとも1つとゲート電極との間に印加された電気信号により抵抗値が変化するものである。例えば、金属酸化物層は、第1電圧値以上の電圧印加により第1抵抗値を持つ第1状態となり、第1電圧とは極性の異なる第2電圧値以下の電圧印加により第1抵抗値より低い第2抵抗値を持つ第2状態となる。

【 0 0 3 0 】

上記三端子素子において、基部層は、第1金属、第2金属、及び酸素から構成され、化学量論的組成に比較して第2金属の組成比が小さいものであってもよい。また、基部層は、第1金属、第2金属、及び酸素の柱状結晶を含んでいてもよい。また、基部層に接して配置され、少なくとも第1金属、及び酸素から構成され、柱状結晶及び非晶質の少なくとも1つである金属酸化物単一層を備える場合もある。金属酸化物単一層は、第1金属、第2金属、及び酸素から構成され、化学量論的組成に比較して第2金属の組成比が小さい。なお、金属酸化物単一層は、微結晶粒を含まない。例えば、第1金属はチタンであり、第2金属はビスマスであり、基部層は、化学量論的組成に比較して過剰なチタンを含む層からなる非晶質状態である。また、金属酸化物層は、ゲート電極と基板との間に配置されていてもよく、ゲート電極が、金属酸化物層と基板との間に配置されていてもよい。また、基板が導電性を備えていれば、ゲート電極を、基板から構成することができる。

【 0 0 3 1 】

また、本発明に係る三端子素子の製造方法は、基板の上に金属酸化物層が形成された状態とする工程と、この金属酸化物層の一方の面に接してゲート電極が形成された状態とする工程と、金属酸化物層の他方の面側に接して配置されて互いに離間したソース電極及びドレイン電極が形成された状態とする工程とを少なくとも備え、金属酸化物層は、所定の組成比で供給された不活性ガスと酸素ガスとからなる第1プラズマを生成し、第1金属と第2金属とから構成されたターゲットに負のバイスを印加して第1プラズマより発生した粒子をターゲットに衝突させてスパッタ現象を起こし、ターゲットを構成する材料を基板の上に堆積することで、少なくとも第1金属及び酸素から構成された基部層と、第1金属、第2金属、及び酸素の化学量論的組成の結晶からなり、基部層の中に分散された複数の微結晶粒とを少なくとも備える状態に形成され、第1プラズマは、電子サイクロトロン共鳴により生成されて発散磁界により運動エネルギーが与えられた電子サイクロトロン共鳴プラズマであり、基板は所定温度に加熱された状態とするようにしたものである。なお、第1金属はチタンであり、第2金属はビスマスである。

【発明の効果】

【 0 0 3 2 】

以上説明したように、本発明によれば、例えばチタンなどの第1金属と酸素とから構成された基部層と、第1金属、例えばビスマスなどの第2金属、及び酸素の化学量論的組成の結晶からなり、基部層中に分散された複数の微結晶粒とを少なくとも備える金属酸化物層から三端子素子を構成するようにしたので、より安定に各状態の保持が行える能動素子の実現できるなど優れた効果が得られる。

【発明を実施するための最良の形態】

【 0 0 3 3 】

以下、本発明の実施の形態について図を参照して説明する。図1は、本発明の実施の形態における三端子素子の構成例を概略的に示す模式的な断面図(a)、(b)及び部分断

面図（c）である。図1に示した三端子素子系は、例えば、半導体シリコンが用いられる基板101の上に絶縁層102、ゲート電極103、BiとTiとOとから構成された膜厚30～200nm程度の金属酸化物層104、ソース電極105、ドレイン電極106を備えるようにしたものである。このような構成とした三端子素子において、例えば、図1（a）に示すように電位が印加されている状態を書き込み状態とし、図1（b）に示すように、電位が印加されている状態を読み出し状態とする。

【0034】

基板101は、半導体、絶縁体、金属などの導電性材料のいずれから構成されていてもよい。基板101が絶縁材料から構成されている場合、絶縁層102はなくてもよい。また、基板101が導電性材料から構成されている場合、絶縁層102、ゲート電極103はなくてもよく、この場合、導電性材料から構成された基板101が、ゲート電極となる。ゲート電極103、ソース電極105、及びドレイン電極106は、例えば、白金（Pt）、ルテニウム（Ru）、金（Au）、銀（Ag）などの貴金属を含む遷移金属の金属から構成されていればよい。また、上記電極は、窒化チタン（TiN）、窒化ハフニウム（HfN）、ルテニウム酸ストロンチウム（SrRuO₂）、酸化亜鉛（ZnO）、鉛酸スズ（PbO）、フッ化ランタン（LaF₃）などの遷移金属の窒化物や酸化物やフッ化物等の化合物、さらに、これらを積層した複合膜であってもよい。

【0035】

図1に示した三端子素子の構成の具体例について説明すると、例えば、ゲート電極103は、膜厚10nmのルテニウム膜であり、金属酸化物層104は、膜厚40nmのBiとTiとからなる金属酸化物から構成されたものであり、ソース電極105及びドレイン電極106は、金から構成されたものである。また、ソース電極105とドレイン電極106との間隔は、例えば、1mmである。なお、前述したように、基板101及び絶縁層102の構成は、これに限るものではなく、電気特性に影響を及ぼさなければ、他の材料も適当に選択できる。

【0036】

次に、本発明に係る三端子素子を構成する金属酸化物層104について、より詳細に説明する。金属酸化物層104は、図1（c）に拡大して示すように、Bi₄Ti₃O₁₂の化学量論的組成に比較して過剰なチタンを含む層からなる基部層141の中に、Bi₄Ti₃O₁₂の結晶からなる粒径3～15nm程度の複数の微結晶粒142が分散されて構成されたものである。これは、透過型電子顕微鏡の観察により確認されている。基部層141は、ピスマスの組成がほぼ0となるTiO_xの場合もある。言い換えると、基部層141は、2つの金属から構成されている金属酸化物において、いずれかの金属が化学量論的な組成に比較して少ない状態の層である。なお、図1（c）は、金属酸化物層104の概略的な状態を模式的に示す断面図である。

【0037】

このような金属酸化物層104を用いた三端子素子によれば、以降に説明するように、2つの状態（ON及びOFF）が保持される状態が実現できる。図1に示す三端子素子の特性について説明する。この特性は、ゲート電極103とソース電極105及びドレイン電極106との間に電圧を印加することで調査されたものである。ゲート電極103とソース電極105及びドレイン電極106との間に電源により電圧を印加し、ゲート電極103からソース電極105及びドレイン電極106へ流れる電流を電流計により観測すると、図2に示す結果が得られた。なお、図2の縦軸は、ゲート電極103からソース電極105及びドレイン電極106へ流れる方向の電流値を正としている。

【0038】

以下、図2を説明し、あわせて本発明における三端子素子の動作原理を説明する。ただし、ここで説明する電圧値や電流値は、実際の素子で観測されたものを例としている。従って、本現象は、以下に示す数値に限るものではない。実際に素子に用いる膜の材料や膜厚、及び他の条件により、他の数値が観測されることがある。

【0039】

図2は、ノード電極103に印加する電圧（ノード電圧）をゼロから負の方向に減らせた後にゼロに戻し、さらに正の方向に増加させ、最後に再びゼロに戻したときに金属酸化物層104を流れる電流値が描くヒステリシスの特性を表している。まずはじめに、ゲート電極103によりゲート電圧を0Vから負の方向に徐々に印加させた場合、金属酸化物層104を流れる負の電流は比較的少ない（-0.1Vで約-0.12mA程度）。

【0040】

しかし、-0.4Vを超えると負の電流値が増加し始める。さらに-1Vまで電圧を下げた後、逆に負の電圧を小さくしていくと、先ほどよりも絶対値が大きな負の電流が流れる状態が保持されたまま、負の電流値は減少していく。このとき、電流値は-0.1Vで約-0.63mAであり、先ほどよりも5倍程度抵抗値が低く、電流が流れやすい状態である。印加するゲート電圧をゼロに戻すと、電流値もゼロとなる。

【0041】

次にゲート電極103に正のゲート電圧を印加していく。この状態では、正のゲート電圧が小さいときは、前の履歴を引き継ぎ、比較的大きな正の電流が流れる（0.1Vで約0.63mA）。ところが、0.7V程度まで正のゲート電圧を印加すると、正の電流が突然減少する。最後に、+1Vから0Vに向かって印加する正のゲート電圧を減少させると、正の電流値もこの流れにくい状態を保持したまま減少し、ゼロに戻る。このとき、正の電流値は、0.1Vで約0.12mA程度である。

【0042】

以上に説明したような、金属酸化物層104中を流れる電流のヒステリシスは、ゲート電極103に印加するゲート電圧により金属酸化物層104の抵抗値が変化することが原因で発現すると解釈できる。ある一定以上の大きさの負のゲート電圧 V_{W1} を印加することにより、金属酸化物層104は電流が流れやすい「低抵抗状態」（ON状態）に遷移する。一方、ある一定の大きさの正のゲート電圧 V_{W0} を印加することにより、金属酸化物層104は電流が流れにくい「高抵抗状態」（OFF状態）に遷移すると考えられる。

【0043】

金属酸化物層104には、これらの低抵抗状態と高抵抗状態の2つの安定状態が存在し、各々の状態は、前述した一定以上の正あるいは負のゲート電圧を印加しない限り、ONもしくはOFFの各状態を維持する。なお、上述した V_{W0} の値は約+1V程度であり、 V_{W1} の値-1V程度であり、高抵抗状態と低抵抗状態の抵抗比は約10～100程度である。上記のような、ゲート電圧により金属酸化物層104の抵抗がスイッチする現象を用いることで、図1に示す三端子素子により、不揮発性で非破壊読み出し動作が可能な機能素子が実現できる。

【0044】

次に、図1に示す三端子素子をDC電圧を用いて動作させる場合について説明する。まず、低抵抗遷移電圧 V_{W1} 以上の大きさの負のゲート電圧を印加し、金属酸化物層104を低抵抗状態に遷移させる。このことにより、ソース・ドレイン間に電流が流れ易くなるON状態となる。このON状態は、読み出し電圧 V_R におけるソース・ドレイン間の電流値 J_{R1} を観測することで読み出すことができる。読み出し V_R としては、状態が遷移しない程度のなるべく小さな値で、かつ抵抗比が十分に現れるような値を選択することが重要となる（上記の例では0.1V程度が適当）。これにより、低抵抗状態、すなわちON状態を破壊することなく、何回も読み出すことが可能となる。

【0045】

一方、高抵抗遷移電圧 V_{W0} 以上の大きさの正のゲート電圧を印加することにより、金属酸化物層104を高抵抗状態に遷移させることで、ソース・ドレイン間に電流が流れ難くなるOFF状態にできる。このOFF状態の読み出しも、読み出し電圧 V_R におけるソース・ドレイン間の電流値 J_{R0} を観測することにより行うことができる（ $J_{R1}/J_{R0} \approx 10 \sim 100$ ）。また、各電極間に通電がない状態では、金属酸化物層104は各状態を保持するため不揮発性を有しており、書き込み時と読み出し時以外には、電圧を印加する必要はない。なお、本素子は、電流を制御するスイッチ素子としても用いることができる。

【 0 0 4 0 】

次に、ゲート電極 1 0 3 により異なるゲート電圧を印加したときにソース電極 1 0 5 とドレイン電極 1 0 6 との間に流れる電流（ソース・ドレイン電流）の変化について示す。図 3 に示すように、ゲート電圧として +1 V を印加して OFF 状態とした後では、ソース・ドレイン間に印加する読み出し電圧が 0 ~ 0.15 V の範囲で、ソース・ドレイン電流はほとんど流れない。一方、ゲート電圧として -1 V を印加して ON 状態とした後では、ソース・ドレイン間に印加する読み出し電圧を 0 V から 0.15 V へと高くすると、これにほぼ比例して、ソース・ドレイン電流がより多く流れるようになる。ON 状態では、0.15 V で約 0.5 mA のソース・ドレイン電流が観測される。このように、図 1 に示す三端子素子によれば、ゲート電圧によるソース・ドレイン電流の制御が可能である。

【 0 0 4 7 】

また、上述した ON 及び OFF の各状態は、図 4 に示すように、正もしくは負のいずれかのゲート電圧を一回だけ印加することで、対応する ON もしくは OFF のいずれかの状態に遷移し、この状態が維持される。なお、図 4 は、ゲート電極 1 0 3 に +1 V 又は -1 V を印加した後に、ソース電極 1 0 5 及びドレイン電極 1 0 6 の間に読み出し電圧として 0.15 V を印加したときの、ソース・ドレイン間に流れる電流の変化を示している。

【 0 0 4 8 】

ここで、ソース電極 1 0 5 がオープンとされた状態で、ゲート電圧を印加して ON 状態及び OFF 状態とした場合について説明する。この場合、ゲート電圧は、ゲート電極 1 0 3 とドレイン電極 1 0 6 との間に印加されることになる。なお、状態の読み出しは、ソース電極 1 0 5 とドレイン電極 1 0 6 との間に 0.2 V までの読み出し電圧を印加した状態で、ソース・ドレイン間に流れる電流を測定することで行う。

【 0 0 4 9 】

図 5 に示すように、ゲート電圧として +1 V を印加して OFF 状態とした後に、ソース・ドレイン間に印加する読み出し電圧を 0 V から 0.2 V へと高くすると、ソース・ドレイン間には、ある程度の電流が流れるようになる。読み出し電圧 0.2 V において、ソース・ドレイン間には約 0.1 mA の電流が流れる状態となる。これに対し、ゲート電圧として -1 V を印加して ON 状態とした後に、ソース・ドレイン間に印加する読み出し電圧を 0 V から 0.2 V へと高くすると、これにほぼ比例して、ソース・ドレイン電流がより多く流れるようになる。ON 状態では、読み出し電圧 0.2 V で約 0.4 mA のソース・ドレイン電流が観測される。従って、ソース電極 1 0 5 がオープンとされた状態でゲート電圧を印加しても、図 1 に示す三端子素子は、ON、OFF 動作をすることが可能である。

【 0 0 5 0 】

ただし、ソース電極 1 0 5 がオープンとされた状態でゲート電圧を印加して OFF 状態とした場合、上述したように、読み出し電圧を大きくすると、ある程度ソース・ドレイン間に電流が流れるようになる。ソース電極 1 0 5 がオープンとされた状態でゲート電圧を印加する場合、印加された電圧はドレイン電極 1 0 6 の下部の領域により選択的に作用するため、上述した結果が観測されるものと考えられる。これらの結果から、ソース・ドレイン電流は、ソース電極 1 0 5 - ソース電極 1 0 5 の下の領域の金属酸化物層 1 0 4 - ゲート電極 1 0 3 - ドレイン電極 1 0 6 の下の領域の金属酸化物層 1 0 4 - ドレイン電極 1 0 6 の経路を通り流れるものと考えられる。

【 0 0 5 1 】

ここで図 1 に示した三端子素子における ON 及び OFF の各状態保持特性について、図 6 に示す。例えば、ゲート電極 1 0 3 に負のゲート電圧 V_{W1} を印加して、図 2 に示す低抵抗状態（ON 状態）に遷移させた後、ソース・ドレイン間に読み出し電圧 V_R を印加してソース・ドレイン間の電流値 J_{R1} を観測する。次に、ゲート電極 1 0 3 に正のゲート電圧 V_{W0} を印加することで高抵抗状態に遷移させて OFF 状態とし、この後、一定時間毎にソース・ドレイン間に読み出し電圧 V_R を印加し、ソース・ドレイン間の電流値 J_{R0} を観測する。三端子素子としての ON/OFF 比は、 J_{R1}/J_{R0} の値として表せるので、図 6 で

は、 $JR1/JR0$ の値を縦軸とし、上述した既測により得られた $JR1/JR0$ の値の経時に伴う変化を示した。

【0052】

観測されたON/OFF比は、経時に伴い徐々に減少する傾向が示されているが、充分にデータの判別が可能な範囲である。図6に黒丸で示す観測結果による外挿直線（破線）から予想される1000分後のON/OFF比は21程度であり、この時点でも判別は可能である。このように、図1に示す三端子素子によれば、少なくとも1000分の保持時間を有していることがわかる。また、以上の実施の形態では、印加したゲート電圧は直流であったが、適当な幅と強さのパルス電圧を印加しても同様の効果は得られる。

【0053】

次に、図1に示した三端子素子の製造方法例について説明する。なお、以降では、ECRプラズマスパッタ法を例に各薄膜の形成方法を説明しているが、これに限るものではなく、他の成膜技術や方法を用いるようにしてもよいことは、いうまでもない。

【0054】

まず、図7(a)に示すように、主表面が面方位(100)で抵抗率が $1\sim 2\Omega\cdot\text{cm}$ のp形のシリコンからなる基板101を用意し、基板101の表面を硫酸と過酸化水素水の混合液と純水と希フッ化水素水とにより洗浄し、このあと乾燥させる。ついで、洗浄・乾燥した基板101の上に、絶縁層102が形成された状態とする。絶縁層102の形成では、例えばECRスパッタ装置を用い、ターゲットとして純シリコン(Si)を用い、プラズマガスとしてアルゴン(Ar)と酸素ガスをを用いたECRスパッタ法により、シリコンからなる基板101の上に、表面を覆う程度にSi-O分子によるメタルモードの絶縁層102を形成する。

【0055】

例えば、 10^{-5}Pa 台の内部圧力に設定されているプラズマ生成室内に流量 20sccm 程度でArガスを導入し、内部圧力を $10^{-3}\sim 10^{-2}\text{Pa}$ 程度にし、ここに、 0.0875T の磁場と 2.45GHz のマイクロ波(500W 程度)とを供給して電子サイクロトロン共鳴条件とすることで、プラズマ生成室内にArのプラズマが生成された状態とする。なお、sccmは流量の単位あり、 $0^\circ\text{C}\cdot 1\text{気圧}$ の流体が1分間に 1cm^3 流れることを示す。また、T(テスラ)は、磁束密度の単位であり、 $1\text{T}=10000\text{ガウス}$ である。

【0056】

上述したことにより生成されたプラズマは、磁気コイルの発散磁場によりプラズマ生成室より処理室の側に放出される。また、プラズマ生成室の出口に配置されたシリコンターゲットに、高周波電源より 13.56MHz の高周波電力(例えば 500W)を供給する。このことにより、シリコンターゲットにArイオンが衝突してスパッタリング現象が起これ、Si粒子が飛び出す。シリコンターゲットより飛び出したSi粒子は、プラズマ生成室より放出されたプラズマ、及び導入されてプラズマにより活性化された酸素ガスと共にシリコンからなる基板101の表面に到達し、活性化された酸素により酸化され二酸化シリコンとなる。以上のことにより、基板101上に二酸化シリコンからなる例えば 100nm 程度の膜厚の絶縁層102が形成された状態とすることができる(図7(a))。

【0057】

なお、絶縁層102は、この後に形成する各電極に電圧を印加した時に、基板101に電圧が洩れて、所望の電気的特性に影響することがないように絶縁を図るものである。例えば、シリコン基板の表面を熱酸化法により酸化することで形成した酸化シリコン膜を絶縁層102として用いるようにしてもよい。絶縁層102は、絶縁性が保てればよく、酸化シリコン以外の他の絶縁材料から構成してもよく、また、絶縁層102の膜厚は、 100nm に限らず、これより薄くてもよく厚くてもよい。絶縁層102は、上述したECRスパッタによる膜の形成では、基板101に対して加熱はしていないが、基板101を加熱しながら膜の形成を行ってもよい。

【0058】

以上のようにして絶縁層102を形成した後、今度は、ターゲットとして純ルテニウム

(Ru)を用いた同様のE C Rスパッタ法により、絶縁層102の上にルテニウム膜を形成することで、図7(b)に示すように、ゲート電極103が形成された状態とする。Ru膜の形成について詳述すると、Ruからなるターゲットを用いたE C Rスパッタ装置において、例えば、まず、絶縁層を形成したシリコン基板を400℃に加熱し、また、プラズマ生成室内に、例えば流量7 sccmで希ガスであるArガスを導入し、加えて、例えば流量5 sccmでXeガスを導入し、プラズマ生成室の内部を、例えば $10^{-2} \sim 10^{-3}$ Pa台の圧力に設定する。

【0059】

ついで、プラズマ生成室内に電子サイクロトロン共鳴条件の磁場を与え、この後、2.45 GHzのマイクロ波(例えば500 W)をプラズマ生成室内に導入し、プラズマ生成室にArとXeのE C Rプラズマが生成した状態とする。生成されたE C Rプラズマは、磁気コイルの発散磁場によりプラズマ生成室より処理室側に放出される。また、プラズマ生成室の出口に配置されたルテニウムターゲットに、13.56 MHzの高周波電力(例えば500 W)を供給する。このことにより、スパッタリング現象が起き、ルテニウムターゲットよりRu粒子が飛び出す。ルテニウムターゲットより飛び出したRu粒子は、基板101の絶縁層102表面に到達して堆積する。

【0060】

以上のことにより、絶縁層102の上に、例えば10 nm程度の膜厚のゲート電極103が形成された状態が得られる(図7(b))。ゲート電極103は、この後に形成するソース電極105及びドレイン電極106との間に電圧を印加した時に、金属酸化物層104に電圧が印加できるようにするものである。従って、導電性が持てればルテニウム以外からゲート電極103を構成してもよく、例えば、白金からゲート電極103を構成してもよい。ただし、二酸化シリコンの上に白金膜を形成すると剥離しやすいことが知られているが、これを防ぐためには、チタン層や窒化チタン層もしくはルテニウム層などを介して白金層を形成する積層構造とすればよい。また、ゲート電極103の膜厚も10 nmに限るものではなく、これより厚くてもよく薄くてもよい。

【0061】

ところで、上述したようにE C Rスパッタ法によりRuの膜を形成するときに、基板101を400℃に加熱したが、加熱しなくても良い。ただし、加熱を行わない場合、ルテニウムの二酸化シリコンへの密着性が低下するため、剥がれが生じる恐れがあり、これを防ぐために、基板を加熱して膜を形成する方が望ましい。

【0062】

以上のようにしてゲート電極103を形成した後、BiとTiの割合が4:3の酸化物焼結体(Bi-Ti-O)からなるターゲットを用い、プラズマガスとしてアルゴン(Ar)と酸素ガスとを用いたE C Rスパッタ法により、図7(c)に示すように、ゲート電極103の上に、表面を覆う程度に、金属酸化物層104が形成された状態とする。

【0063】

金属酸化物層104の形成について詳述すると、まず、300℃~700℃の範囲に基板101が加熱されている状態とする。また、プラズマ生成室内に、例えば流量20 sccmで希ガスであるArガスを導入し、例えば 10^{-3} Pa~ 10^{-2} Pa台の圧力に設定する。この状態で、プラズマ生成室に電子サイクロトロン共鳴条件の磁場を与え、この後、2.45 GHzのマイクロ波(例えば500 W)をプラズマ生成室に導入し、このマイクロ波の導入により、プラズマ生成室にE C Rプラズマが生成された状態とする。

【0064】

生成されたE C Rプラズマは、磁気コイルの発散磁場によりプラズマ生成室より処理室側に放出される。また、プラズマ生成室の出口に配置された焼結体ターゲットに、13.56 MHzの高周波電力(例えば500 W)を供給する。このことにより、焼結体ターゲットにAr粒子が衝突してスパッタリング現象を起こし、Bi粒子とTi粒子が飛び出す。

【0065】

焼結体ターゲットより放出されたE C Rプラズマ、及び、放出されたE C Rプラズマにより活性化した酸素ガスと共に、加熱されているゲート電極103の表面に到達し、活性化された酸素により酸化される。なお、反応ガスとしての酸素(O_2)ガスは、以降にも説明するようにArガスとは個別に導入され、例えば、例えば流量1 sccmで導入されている。焼結体ターゲットは酸素を含んでいるが、酸素を供給することにより堆積している膜中の酸素不足を防ぐことができる。以上に説明したE C Rスパッタ法による膜の形成で、例えば、膜厚40 nm程度の金属酸化物層104が形成された状態が得られる(図7(c))。

【0066】

なお、形成した金属酸化物層104に、不活性ガスと反応性ガスのE C Rプラズマを照射し、膜質を改善するようにしてもよい。反応性ガスとしては、酸素ガスに限らず、窒素ガス、フッ素ガス、水素ガスを用いることができる。また、この膜質の改善は、絶縁層102の形成にも適用可能である。また、基板温度を300℃以下のより低い温度条件として金属酸化物層104を形成した後に、酸素雰囲気中などの適当なガス雰囲気中で、形成した金属酸化物層104をアニール(加熱処理)し、膜質の特性を大きく改善するようにしてもよい。

【0067】

以上のようにして金属酸化物層104を形成した後、図7(d)に示すように、金属酸化物層104の上に、所定の面積のAuからなるソース電極105及びドレイン電極106が形成された状態とすることで、図1に示す三端子素子が得られる。ソース電極105及びドレイン電極106は、よく知られたリフトオフ法と抵抗加熱真空蒸着法による金の堆積とにより形成できる。なお、ソース電極105及びドレイン電極106は、例えば、Ru、Pt、TiNなどの他の金属材料や導電性材料を用いるようにしてもよい。なお、Ptを用いた場合、密着性が悪く剥離する可能性があるので、Ti-Pt-Auなどの剥離し難い構造とし、この上でフォトリソグラフィやリフトオフ処理などのパターンニング処理をして所定の面積を持つ電極として形成する必要がある。

【0068】

以上に説明したE C Rスパッタによる各層の形成は、図8に示すようなE C Rスパッタ装置を用いればよい。図8に示すE C Rスパッタ装置について説明すると、まず、処理室201とこれに連通するプラズマ生成室202とを備えている。処理室201は、図示していない真空排気装置に連通し、真空排気装置によりプラズマ生成室202とともに内部が真空排気される。処理室201には、膜形成対象の基板101が固定される基板ホルダ204が設けられている。基板ホルダ204は、図示しない傾斜回転機構により所望の角度に傾斜し、かつ回転可能とされている。基板ホルダ204を傾斜して回転させることで、堆積させる材料による膜の面内均一性と段差被覆性とを向上させることが可能となる。

【0069】

また、処理室201内のプラズマ生成室202からのプラズマが導入される開口領域において、開口領域を取り巻くようにリング状のターゲット205が備えられている。ターゲット205は、絶縁体からなる容器205a内に載置され、内側の面が処理室201内に露出している。また、ターゲット205には、マッチングユニット221を介して高周波電源222が接続され、例えば、13.56 MHzの高周波が印加可能とされている。ターゲット205が導電性材料の場合、直流の負電圧を印加するようにしても良い。なお、ターゲット205は、上面から見た状態で、円形状だけでなく、多角形状態であっても良い。

【0070】

プラズマ生成室202は、真空導波管206に連通し、真空導波管206は、石英窓207を介して導波管208に接続されている。導波管208は、図示していないマイクロ波発生部に連通している。また、プラズマ生成室202の周囲及びプラズマ生成室202の上部には、磁気コイル(磁場形成手段)210が備えられている。これら、マイクロ波発生部、導波管208、石英窓207、真空導波管206により、マイクロ波供給手段が

構成されている。なお、導波管２０８の途中に、モード変換部を設けるようにする構成もある。

【００７１】

図８のＥＣＲスパッタ装置の動作例について説明すると、まず、処理室２０１及びプラズマ生成室２０２内を 10^{-5} Paから 10^{-4} Paに真空排気した後、不活性ガス導入部２１１より不活性ガスであるアルゴンガスを導入し、また、反応性ガス導入部２１２より酸素ガスなどの反応性ガスを導入し、プラズマ生成室２０２内を例えば $10^{-3}\sim 10^{-2}$ Pa程度の圧力にする。この状態で、磁気コイル２１０よりプラズマ生成室２０２内に０．０８７２Ｔの磁場を発生させた後、導波管２０８、石英窓２０７を介してプラズマ生成室２０２内に２．４５ＧＨｚのマイクロ波を導入し、電子サイクロトロン共鳴（ＥＣＲ）プラズマを発生させる。

【００７２】

ＥＣＲプラズマは、磁気コイル２１０からの発散磁場により、基板ホルダ２０４の方向にプラズマ流を形成する。生成されたＥＣＲプラズマのうち、電子は磁気コイル２１０で形成される発散磁場によりターゲット２０５の中を貫通して基板１０１の側に引き出され、基板１０１の表面に照射される。このとき同時に、ＥＣＲプラズマ中のプラスイオンが、電子による負電荷を中和するように、すなわち、電界を弱めるように基板１０１側に引き出され、成膜している層の表面に照射される。このように各粒子が照射される間に、プラスイオンの一部は電子と結合して中性粒子となる。

【００７３】

なお、図８の薄膜形成装置では、図示していないマイクロ波発生部より供給されたマイクロ波電力を、導波管２０８において一旦分岐し、プラズマ生成室２０２上部の真空導波管２０６に、プラズマ生成室２０２の側方から石英窓２０７を介して結合させている。このようにすることで、石英窓２０７に対するターゲット２０５からの飛散粒子の付着が、防げるようになり、ランニングタイムを大幅に改善できるようになる。

【００７４】

次に、ＥＣＲスパッタ法により形成される $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 膜の特性について、より詳細に説明する。発明者らは、ＥＣＲスパッタ法を用いた $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 膜の形成について注意深く観察を繰り返すことで、温度と導入する酸素流量によって、形成される $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 膜の組成が制御できることを見いだした。なお、このスパッタ成膜では、ピスマスとチタンが４：３の組成を持つように形成された酸化物焼結体ターゲット（ $\text{Bi}_4\text{Ti}_3\text{O}_x$ ）を用いている。図９は、ＥＣＲスパッタ法を用いて $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ を成膜した場合の、導入した酸素流量に対する成膜速度の変化を示した特性図である。また、図９は、基板に単結晶シリコンを用い、基板温度を 420°C とした条件の結果である。

【００７５】

図９より、酸素流量が $0\sim 0.5$ sccmと小さいとき、酸素流量が $0.5\sim 0.8$ sccmの時、酸素流量が 0.8 sccm以降の時の領域に分かれることがわかる。この特性について、高周波誘導結合プラズマ発光（ＩＣＰ）分析と透過型電子顕微鏡の断面観察を実施し、成膜された膜を詳細に調べた。調査の結果、酸素流量が $0\sim 0.5$ sccmと小さい時には、ターゲット２０５に $\text{Bi}-\text{Ti}-\text{O}$ の焼結ターゲットを使用しているのにも拘わらず、 Bi がほとんど含まれない $\text{Ti}-\text{O}$ が主成分の結晶膜が形成されていることが判明した。この酸素領域を酸素領域Ａとする。

【００７６】

また、酸素流量が $0.8\sim 3$ sccm程度の場合は、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ の化学量論的組成の微結晶又は柱状結晶で成膜していることが判明した。この酸素領域を酸素領域Ｃとする。さらに、酸素流量が 3 sccm以上の場合には、 Bi の割合が多い膜となり、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ の化学量論的組成からずれてしまうことが判明した。この酸素領域を酸素領域Ｄとする。さらにまた、酸素流量が $0.5\sim 0.8$ sccmの場合は、酸素領域Ａの膜と酸素領域Ｃの中間的な成膜となることが判明した。この酸素領域を酸素領域Ｂとする。

【００７７】

これらの六軸する酸素に対して、その領域に於いて、組成変化することはあまり知られておらず、ECRスパッタ法で Bi-Ti-O の焼結ターゲットを用いて $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ を成膜した場合の特徴的な成膜特性であるといえる。この領域を把握した上で、成膜を制御することで所望の組成と膜質の膜が得られることになる。さらに別の厳密な測定結果より、得られた膜が強誘電性を明らかに示す成膜条件は、化学量論的組成が実現できている酸素領域Cであることが判明した。

【0078】

次に、図9中の酸素領域A内の α 、酸素領域B内の β 、酸素領域C内の γ の酸素流量条件で作製したピスマスチタン酸化物薄膜の状態について、図10を用いて説明する。図10は、作製した薄膜（ピスマスとチタンと酸素とを含む）の断面を透過型電子顕微鏡で観察した結果を示している。図10において、(a)、(b)、(c)、(d)は、顕微鏡写真であり、(a')、(b')、(c')、(d')は、各々の状態を模式的に示した模式図である。まず、酸素流量を0とした条件 α では、図10(a)及び図10(a')に示すように、膜全体が柱状結晶から構成されている。条件 α で作製した薄膜の元素の組成状態をEDS（エネルギー分散形X線分光）法で分析すると、ピスマスが含まれていなく、この膜は、酸化チタンであることがわかる。

【0079】

次に、酸素流量を0.5 sccmとした条件 β では、図10(b)及び図10(b')に示すように、作製した薄膜は2層に分離しており、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ の化学量論的組成に比較して過剰なチタンを含む金属酸化物単一層144と、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ の化学量論的組成に比較して過剰なチタンを含む基部層141とから構成され、基部層141の中に $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ の結晶からなる粒径3～15 nm程度の複数の微結晶粒142が分散している状態が確認される。基部層141は、非晶質の状態となっている。

【0080】

次に、酸素流量を1 sccmとした条件 γ では、図10(c)及び図10(c')に示すように、基部層141の中に微結晶粒142が分散している状態が確認される。ただし、基部層141及び金属酸化物単一層144は、ともにほぼピスマスが存在していない状態となっている。図10(c)に示す顕微鏡写真の状態は、図1(c)に示した状態と同等である。以上に示した状態は、成膜時の温度条件が420℃である。なお、図10(d)及び図10(d')は、酸素流量を1 sccmとした条件で作製した膜の観察結果であるが、以降に説明するように、膜形成時の温度条件が異なる。

【0081】

ECRスパッタ法により形成される $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 膜の特徴は、成膜温度にも関係する。図11は、基板温度に対する成膜速度と屈折率の変化を示したものである。図11には、図9に示した酸素領域Aと酸素領域Cと酸素領域Dに相当する酸素流量の成膜速度と屈折率の変化が示してある。図11に示すように、成膜速度と屈折率が、温度に対してともに変化することがわかる。

【0082】

まず、屈折率に注目すると、酸素領域A、酸素領域C、酸素領域Dのいずれの領域に関して同様の振る舞いを示すことがわかる。具体的には、約250℃程度までの低温領域では、屈折率は約2と小さくアモルファス的な特性を示している。300℃から600℃での中間的な温度領域では、屈折率は、約2.6と論文などで報告されているバルクに近い値となり、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ の結晶化が進んでいることがわかる。これらの数値に関しては、例えば、山口らのジャパニーズ・ジャーナル・アブライド・フィジクス、第37号、5166頁、1998年、(Jpn. J. Appl. Phys., 37, 5166(1998).)などを参考にしたい。

【0083】

しかし、約600℃を超える温度領域では、屈折率が大きくなり表面モフォロジ（表面凹凸）が大きくなってしまい結晶性が変化しているものと思われる。この温度は、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ のキュリー温度である675℃よりも低い、成膜している基板表面にECR

ノノヘマが照射されることにより、酸素が供給され、亜硫酸が上昇して酸素欠損などの結晶性の悪化が発生しているとすれば、上述した結果に矛盾はないものと考えられる。成膜速度の温度依存性についてみると、各酸素領域は、同じ傾向の振る舞いを示すことがわかる。具体的には、約200℃までは、温度と共に成膜速度が上昇する。しかし、約200℃から300℃の領域で、急激に成膜速度が低下する。

【0084】

約300℃に達すると成膜速度は600℃まで一定となる。この時の各酸素領域における成膜速度は、酸素領域Aが約1.5nm/min、酸素領域Cが約3nm/min、酸素領域Dが約2.5nm/minであった。以上の結果から、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ の結晶膜の成膜に適した温度は、屈折率がバルクに近くなり、成膜速度が一定となる領域であり、上述の結果からは、300℃から600℃の温度領域となる。

【0085】

上述した成膜時の温度条件により、金属酸化物層の状態は変化し、図10(c)に示した状態となる酸素流量条件で、成膜温度条件を450℃と高くすると、図10(d)及び図10(d')に示すように、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ の柱状結晶からなる寸法(グレインサイズ)20~40nm程度の複数の柱状結晶部143の中に、寸法が3~15nm程度の微結晶粒142が観察されるようになる。この状態では、柱状結晶部143が、図10(c)及び図10(c')に示す基部層141に対応している。なお、図10に示すいずれの膜においても、XRD(X線回折法)測定では、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ の(117)軸のピークが観測される。また、前述した透過型電子顕微鏡の観察において、微結晶粒142に対する電子線回折により、微結晶粒142は、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ の(117)面を持つことが確認されている。

【0086】

一般に、強誘電性を示す材料では、キュリー温度以上では結晶性が保てなくなり、強誘電性が発現されなくなる。例えば、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ などのBiとTiと酸素とから構成される強誘電材料では、キュリー温度が675℃付近である。このため、600℃に近い温度以上になると、ECRプラズマから与えられるエネルギーも加算され、酸素欠損などが起こりやすくなるため、結晶性が悪化し、強誘電性が発現され難くなるものと考えられる。

【0087】

また、X線回折による解析により、上記の温度領域で、酸素流量Cで成膜した $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 膜は、(117)配向した膜であることが判明した。このような条件で成膜した $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 膜は、100nm程度の厚さにすると2MV/cmを超える十分な電気耐圧性を示すことが確認された。以上に説明したように、ECRスパッタを用い、図9や図11で示される範囲内で $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 膜を形成することにより、膜の組成と特性を制御することが可能となる。

【0088】

ところで、金属酸化物層104は、図12に示す状態も観察されている。図12に示す金属酸化物層104は、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ の化学量論的組成に比較して過剰なチタンを含む金属酸化物単一層144と、複数の微結晶粒142が分散している基部層141との積層構造である。図12に示す状態も、図1(c)及び図10に示す状態と同様に、透過型電子顕微鏡の観察により確認されている。上述した各金属酸化物層の状態は、形成される下層の状態や、成膜温度、成膜時の酸素流量により変化し、例えば、金属材料からなる下地の上では、酸素流量が図11に示すβ条件の場合、図10(b)もしくは図12に示す状態となることが確認されている。

【0089】

上述したように、微結晶粒が観察される成膜条件の範囲において、基部層が非晶質の状態の場合と柱状結晶が観察される場合とが存在するが、いずれにおいても、微結晶粒の状態には変化がなく、観察される微結晶粒は、寸法が3~15nm程度となっている。このように、微結晶粒が観察される状態の金属酸化物層において、前述したように、低抵抗状

態と同抵抗状態の2つの安定状態が得られ、図10(a)及び図10(a')に示す状態の薄膜では、上記2つの安定状態が得られない。

【0090】

従って、図1(c)及び図10(b)～図10(d')、及び図12に示す状態となっている金属酸化物層104によれば、図2を用いて説明したように、三端子素子などの2つの状態が保持される三端子素子を実現することが可能となる。この特性は、上述したECRスパッタにより膜を形成する場合、図9の酸素領域B、Cの条件で形成した膜に得られていることになる。また、図11に示した成膜温度条件に着目すると、上記特性は、成膜速度が低下して安定し、かつ屈折率が上昇して2.6程度に安定する範囲の温度条件で、上述した特性の薄膜が形成できる。

【0091】

上述では、ビスマスとチタンとの2元金属からなる酸化物を例に説明したが、2つの状態が保持されるようになる特性は、少なくとも2つの金属と酸素とから構成されている他の金属酸化物層104においても得られるものと考えられる。少なくとも2つの金属と酸素とから構成され、いずれかの金属が化学量論的な組成に比較して少ない状態となっている層の中に、化学量論的な組成の複数の微結晶粒が分散している状態であれば、図2を用いて説明した特性が発現するものと考えられる。

【0092】

例えば、 BaTiO_3 、 $\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3$ 、 $(\text{Pb}, \text{La})(\text{Zr}, \text{Ti})\text{O}_3$ 、 LiNbO_3 、 LiTaO_3 、 PbNb_3O_6 、 $\text{PbNaNb}_5\text{O}_{15}$ 、 $\text{Cd}_2\text{Nb}_2\text{O}_7$ 、 $\text{Pb}_2\text{Nb}_2\text{O}_7$ 、 $(\text{Bi}, \text{La})_4\text{Ti}_3\text{O}_{12}$ 、 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ などから金属酸化物層104が構成されていても、いずれかの金属が化学量論的な組成に比較して少ない状態となっている層の中に、化学量論的な組成の複数の微結晶粒が分散している状態であれば、前述した実施例と同様の作用効果が得られるものと考えられる。また、例えばビスマスとチタンとの2元金属からなる酸化物の場合、金属酸化物層104の中にランタン(La)やストロンチウム(ストロンチウム)が添加されている(La, Bi)TiOや(Sr, Bi)TiOのような状態とすることで、各抵抗値の状態を可変制御させることが可能となる。

【0093】

ところで、本実施の形態に係る三端子素子の構成例は、図1に示した素子に限るものではない。例えば、図13に例示するように、絶縁層102の上にソース電極115及びドレイン電極116が形成され、ソース電極115及びドレイン電極116が金属酸化物層104に覆われ、金属酸化物層104の上にゲート電極113が形成された状態としてもよい。なお、当然ではあるが、図14に示すように、絶縁性基板101aを用いてもよく、この場合、絶縁層102はなくてもよい。また、導電性を有する基板を用い、この上に、図1に示す金属酸化物層104、ソース電極105、ドレイン電極106の構成を配置するようにしてもよい。この場合、基板がゲート電極を兼用することになる。

【0094】

なお、上述では、単結晶シリコンからなる基板101を用いるようにしたが、ガラスや石英などの絶縁性基板を用いるようにしてもよい。これらの構造とすることによって、加工しやすいガラス基板などへの適用が可能となる。また、金属酸化物層104は、波長632.8nmで測定したときの屈折率が2.6程度で光学的に透明であるため、透明な基板を用いることで、本実施の形態における三端子素子のディスプレイへの応用が可能となる。また、金属酸化物層104を、10～200nmの間で干渉色を発する厚さに形成することで、着色した状態の視覚効果が得られる。

【0095】

なお、金属酸化物層は、膜厚が厚くなるほど電流が流れ難くなり抵抗が大きくなる。抵抗値の変化を利用して三端子素子を実現する場合、低抵抗状態と高抵抗状態の各々の抵抗値が問題となる。例えば、金属酸化物層の膜厚が厚くなると、低抵抗状態の抵抗値が大きくなり、S/N比がとり難くなり、ON、OFFの各状態を判断し難くなる。一方、金属酸化物層の膜厚が薄くなり、リーク電流が支配的になると、ON、OFFの各状態の保持

し難く、なると共に、同抵抗状態の抵抗値が小さく、 I/V 比がより難くなる。

【0096】

従って、金属酸化物層は、適宜最適な厚さとした方がよい。例えば、リーク電流の問題を考慮すれば、金属酸化物層は、最低10nmの膜厚があればよい。また、低抵抗状態における抵抗値を考慮すれば、金属酸化物層は300nmより薄くした方がよい。発明者らの実験の結果、金属酸化物層の厚さが30~200nmであれば、三端子素子の動作が確認されている。

【0097】

上述では、1つの金属酸化物素子を例にして説明したが、以降に説明するように、複数の三端子素子をクロスポイント型に配列させて集積させるようにしてもよい。例えば、図15(a)の断面図及び図15(b)の平面図に示す例では、基板301の上に絶縁層302を介してゲート電極となるワード線303が配置され、これらの上に、所定の間隔で配列された島状の金属酸化物層304が配置され、各金属酸化物層304の上には、複数のソース電極305、ドレイン電極306が配列されている。また、各金属酸化物層304の上において、ワード線303と垂直な方向に配列されているソース電極305に共通してプレート線315が接続され、配列されているドレイン電極306に共通してビット線316が接続されている。このように、本実施の形態における三端子素子は、高集積化が可能である。また、図15では、各プレートもしくはビット線間の干渉を軽減するため、金属酸化物層304を各々離間させて配置しているが、これに限るものではなく、金属酸化物層が一体に形成されていてもよい。

【0098】

また、図1に示す三端子素子によれば、多値の動作も可能である。例えば、ゲート電極103に直流のゲート電圧を印加したときの金属酸化物層104における電流-電圧特性は、図16に示すように、印加するゲート電圧を変化させると、異なる低抵抗状態に変化する。図16では、-0.5Vまで印加した後の低抵抗状態と、-1.0Vまで印加した後の低抵抗状態と、-1.5Vまで印加した後の低抵抗状態との、図中に示す読み出し電圧における電流値が異なる。これらの状態は、ソース・ドレイン間に読み出し電圧を印加し、ソース・ドレイン間に流れる電流を観測することにより読み出すことができる。一定の読み出し電圧により得られたソース・ドレイン間電流に対応し、「0」、「1」、「2」の3つの状態(3値)の動作が実現できる。

【0099】

また、図1に示す素子によれば、パルス電圧の値の違いにより、多値の状態を実現することが可能である。図17に示すように、所定のパルス幅の所定のパルス電圧を所定回数印加する毎に、三角で示す時点で0.2Vの読み出し電圧でソース・ドレイン間の電流値を読み出すと、図18に示すように、「0」、「1」、「2」の3つの状態(3値)が得られる。この例では、「2」の状態によりリセットがされていることになる。

【0100】

次に、金属酸化物層104について考察する。一般に、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ の結晶は、ペロブスカイト型ピスマス積層構造の強誘電体であるが、膜厚を40nm以下と薄層化した場合、リーク電流が多く流れるようになるために明確な強誘電性が観測されないことが知られている。 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ から構成された図1(c)に例示する構成の金属酸化物層104においても、膜厚が40nm以下になると電流が多く流れるようになり(測定値)、明確な強誘電性が観測されない。これに対し膜厚が40nmを超えて厚くなると、成膜直後の状態では、金属酸化物層104に流れる電流(測定値)が小さくなり、僅かに強誘電性が観測されるようになる。

【0101】

金属酸化物層104は、強誘電性が示されて電流(測定値)が小さい場合には、一般的な強誘電体と同様に、図19(a)に示すような電流電圧特性を示す。なお、明確な強誘電性を確認できない場合においても、この特性を示すものもある。図19(a)に示す一般的な強誘電体の状態を説明すると、まず、0Vで0Aの初期状態から、正の直流電圧を

印加していくと、正の電流が流れ始める。流れる電流値は、はじめは徐々に増加していくが、+4 V以上の電圧を印加すると電流値が大きくなり、+5.3 Vで+2.5 nAの電流値が流れるようになる。

【0102】

この状態から、印加している電圧を順次小さくしていくと、初期値からの電流電圧特性とは異なり、電流が流れない傾向の特性をとるようになる。これは、電圧を小さくするように掃引しているため、キャパシタ間に蓄えられている電荷量が時間とともに減少し、これが負の変位電流として現れるからである。従って、ここで観測されているリーク電流は、実際に膜中を流れているリーク電流に、上述した変位電流が重ね合わさった値に等しい。例えば、電圧を低下させる場合、+4 Vにまで低下すると、電圧を上昇させている場合(+1 nA)とは異なり、+0.1 nA程度しか流れなくなる。しかも、印加する電圧を0 Vに低下させると、-0.5 nAの電流が流れるようになる。

【0103】

さらに、負の電圧を印加していくと、例えば、-4 Vで-2.3 nA程度、-5.3 Vで-2.8 nA程度の負の電流が流れる。この状態から負の電圧を0に近づけていくように、電圧を正の方向に掃引して行くと、今度は先と反対の変位電流が流れるようになる。実際に膜中を通過しているリーク電流に加え、上述した正の変位電流がリーク電流として観測されるため、電圧を負の方向に掃引してきた場合と異なる電流電圧特性を示す。例えば、-4 Vで-0.5 nA程度しか流れず、印加する電圧を0 Vにしても、+1 nAの正電流が流れるようになる。

【0104】

以上に説明したように、リーク電流が小さい場合には、変位電流の振る舞いが支配的になるため、電圧を掃引する方向（電圧の増加，減少）の違いによる、電流電圧特性の変化が顕著に観測される。しかしながら、このような現象は、キャパシタ間の電圧の時間変化に伴う電荷量の時間変化が、掃引の方向により正負の異なる変位電流として現れることが原因で生じているため、電圧の掃引速度を遅くしていくと消失していく現象である。例えば、先と同様の素子において異なる掃引速度で電流電圧を測定すると、図19(b)に示すように、特性に変化が現れる。図19(b)から明らかなように、掃引速度が遅い方が、掃引方向の違いによる電流電圧特性の変化が小さい。また、掃引速度をさらに遅くして準静的な掃引をすれば、掃引方向にかかわらず、電流電圧特性は同じになり、実際に膜中を通過するリーク電流の特性のみが観測されるようになる。

【0105】

従って、図19(a)に示した電流電圧特性のヒステリシスに似た現象は、電圧の掃引により正負の異なる変位電流が、実際に膜中を流れるリーク電流に重ね合わさったために観測されているだけである。これは、素子の抵抗変化（実際の膜中を流れるリーク電流値の変化）とは全く関係なく起こる現象であり、一般の強誘電体を含む誘電体キャパシタで観測され得る現象である。また、当然ながら、このような電流特性の変化をメモリ動作として利用することは、原理的に不可能である。

【0106】

また、一般的に耐圧が高い絶縁膜や強誘電体膜においては、5 Vを超える高い電圧を印加することで、膜が絶縁破壊することもある。例えば、耐圧が高い強誘電体からなる例えば膜厚200 nm以上の強誘電体薄膜に、高い電圧を印加した場合について以下に示す。図20に示すように、+15 Vまで印加しても、 10^{-9} A程度の微少な電流しか流れないが、これ以上の電圧を印加すると急激に電流が流れるようになり、薄膜自体が破損する絶縁破壊（ブレイクダウン）を引き起こす。このように絶縁破壊した薄膜は、これ以降常に大きな電流が流れる状態となり、2つ以上の抵抗値を持つ状態は得られない。

【0107】

以上に説明した強誘電体における特性に対し、図1(c)，図10，及び図12に例示したように、「 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 」の化学量論的組成に比較して過剰なチタンを含む層からなる基部層の中に、粒径3~15 nm程度の複数の $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ の微結晶粒が分散してい

る金属酸化物層104は、秩序性阻性反の状態では、図21に示すような電流電圧特性を示す。まず、図7を用いて説明したように、ECRスパッタ法により金属酸化物層104を形成して三端子素子を形成した初期の段階では、+14Vまで電圧を印加しても、 10^{-9} A程度の微小な電流しか流れない高い電気耐圧を示す状態となっている。

【0108】

さらに、+15V以上の電圧を印加すると、図20に示した特性と同様に、急激に電流が流れるようになる。しかしながら、金属酸化物層104では、高電圧を印加して電流が流れる状態となった後に負の電圧を印加すると、 -10^{-2} A程度の電流が流れるが、印加する負の電圧を-2V程度とすると、急に電流が流れない高抵抗の状態となる。この後、この状態から正の電圧を印加しても、高抵抗状態を保持したままの電流電圧特性となるが、+2.5V程度で急激に電流値が大きくなり、再び低抵抗状態に戻る。なお、図21は、これらの抵抗変化の状態を示す特性図である。

【0109】

以上に説明したように、金属酸化物層104は、40nm程度以上の膜厚においては、電気耐圧の大きい成膜初期状態において、+15V程度の高い電圧を印加することで、図2に示すような、特徴的な電流電圧特性が発現されるようになる。このように、成膜初期状態から抵抗変化特性を示す状態に変化させる初期処理を、電氣的初期化(Electrical Orientation: EO)処理と呼ぶこととする。本実施の形態の金属酸化物層104は、膜厚が厚く電氣的な耐圧が高い状態で成膜した状態では、EO処理をすることで、前述した各特性を示すようになり、三端子素子などを実現することが可能となる。

【0110】

上述したEO処理は、10Vを超える電圧を素子に印加することになるため、例えば、半導体素子と集積して図1に示す三端子素子を形成している状態でEO処理をする場合、半導体素子を破壊する場合がある。これを抑制するために、ECRプラズマを用いてEO処理を行うようにしてもよい。例えば、ECRプラズマ装置では、発散磁界によりプラズマ流を生成し、20~30eVのエネルギーを持つプラズマ流を処理対象の基板に照射させることができる。プラズマ流中のエネルギー分布は、プラズマ流の発散方向に垂直な断面では、磁界の分布を反映して中心から周辺に向かって分布を持っている。

【0111】

このエネルギー分布は、発散磁界の発散度により数eVから数10eVの間で制御可能であり、中心と周辺との間で数ボルトから数十Vの電位差を発生させることができる。従って、図1に示す三端子素子において、ゲート電極103に接続する配線の一端をプラズマ流の周辺部に晒し、ソース電極105及びドレイン電極106がプラズマ流中の中央部に晒される状態とすれば、プラズマ流中の分布から発生する電位差で、これら2つの電極間にEO処理に必要な電圧を印加することが可能となる。例えば、Arを主成分とするプラズマを発生させて素子に照射することで、1秒から数十秒という短い時間でEO処理をすることが可能である。

【0112】

また、上述したようにプラズマを利用することで、図22に模式的に示すように、複数の三端子素子に対して、同時にEO処理をすることも可能である。図22では、図15(a)に示した、複数の三端子素子が配列して集積された装置に対し、ECRプラズマ流を照射することで、EO処理を行う状態を示している。ECRプラズマ流の分布から発生する電位差を、複数個の素子のEO処理に必要な電位差を超える値に制御することで、装置に集積されている複数の素子に対してEO処理をすることが可能となる。

【図面の簡単な説明】

【0113】

【図1】本発明の実施の形態における三端子素子の構成例を概略的に示す模式的な断面図(a)、(b)及び部分断面図(c)である。

【図2】ゲート電極103に印加する電圧(ゲート電圧)をゼロから負の方向に減少させた後にゼロに戻し、さらに正の方向に増加させ、最後に再びゼロに戻したときに

金属酸化物層 104 を流れる電流値が揃く、トランジスタへの状態を示す付は図である。

【図 3】 ゲート電極 103 により異なるゲート電圧を印加したときにソース電極 105 とドレイン電極 106 との間に流れる電流の変化について示す特性図である。

【図 4】 ゲート電圧による ON 及び OFF の各状態の変化について示す説明図である。

【図 5】 ゲート電圧として +1 V を印加して OFF 状態とした後に、ソース・ドレイン間に印加する読み出し電圧を 0 V から 0.2 V へと高くしたときに流れる電流の状態を示す特性図である。

【図 6】 図 1 に示した三端子素子における ON 及び OFF の各状態保持特性について示す特性図である。

【図 7】 図 1 に示した三端子素子の製造方法例について説明する工程図である。

【図 8】 ECR スパッタ装置の構成例を模式的な断面で示す構成図である。

【図 9】 ECR スパッタ法を用いて $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ を成膜した場合の、導入した酸素流量に対する成膜速度の変化を示した特性図である。

【図 10】 作製したピスマスとチタンと酸素とを含む薄膜の断面を透過型電子顕微鏡で観察した結果を示す顕微鏡写真と説明図である。

【図 11】 基板温度に対する成膜速度と屈折率の変化を示した特性図である。

【図 12】 作製したピスマスとチタンと酸素とを含む薄膜の断面を透過型電子顕微鏡で観察した結果を示す説明図である。

【図 13】 本発明の実施の形態における三端子素子の他の構成例を概略的に示す模式的な断面図である。

【図 14】 本発明の実施の形態における三端子素子の他の構成例を概略的に示す模式的な断面図である。

【図 15】 本発明の実施の形態における三端子素子の他の構成例を概略的に示す模式的な断面図 (a) 及び平面図 (b) である。

【図 16】 ゲート電極 103 に直流のゲート電圧を印加したときの金属酸化物層 104 における電流-電圧特性を示す特性図である。

【図 17】 図 1 に示す三端子素子に印加する所定のパルス幅の所定のパルス電圧の状態を説明する説明図である。

【図 18】 所定のパルス幅の所定のパルス電圧を所定回数印加する毎に、ソース・ドレイン間より読み出された電流値の変化を示す特性図である。

【図 19】 一般的な強誘電体における電流電圧特性を示す特性図である。

【図 20】 強誘電体における絶縁破壊 (ブレイクダウン) の状態を示す説明図である。

【図 21】 膜厚 40 nm 程度の金属酸化物層 104 における電流電圧特性について説明するための特性図である。

【図 22】 複数の素子に対して ECR プラズマを照射して EO 処理をする状態を説明するための説明図である。

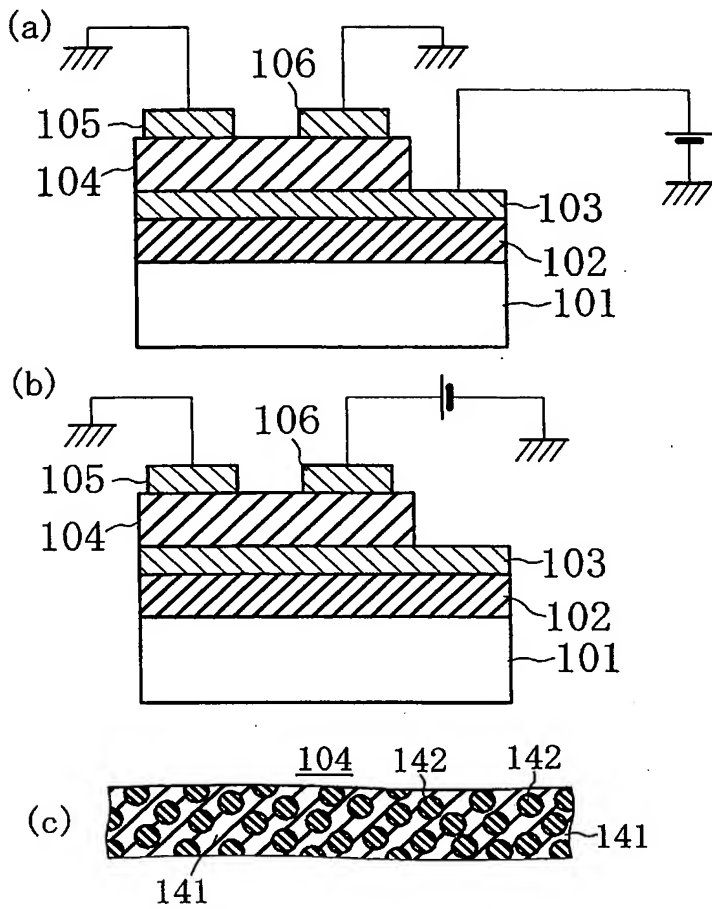
【図 23】 従来よりある素子の構成例を示す模式的な断面図である。

【符号の説明】

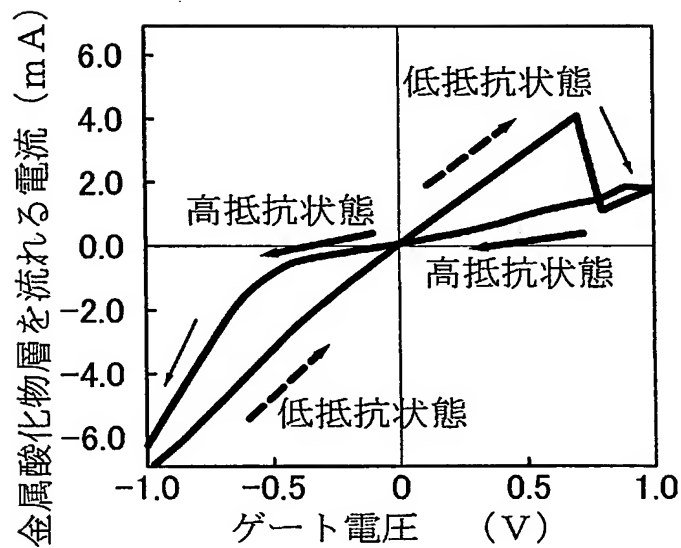
【0114】

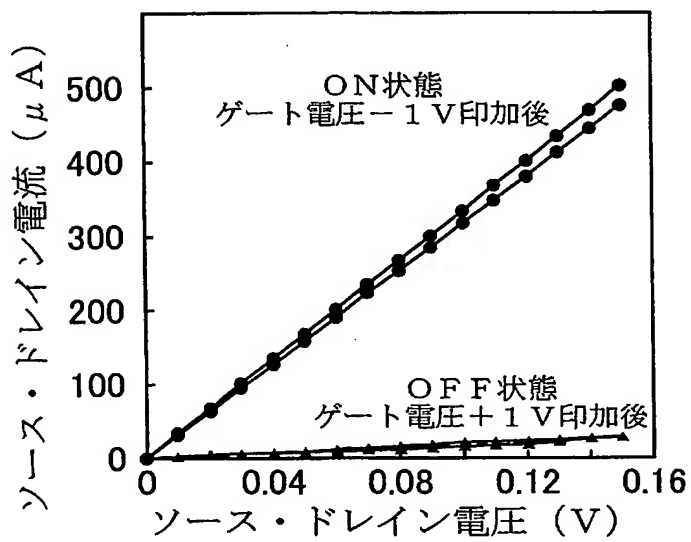
101 … 基板、102 … 絶縁層、103 … ゲート電極、104 … 金属酸化物層、105 … ソース電極、106 … ドレイン電極、141 … 基部層、142 … 微結晶粒。

【図 1】

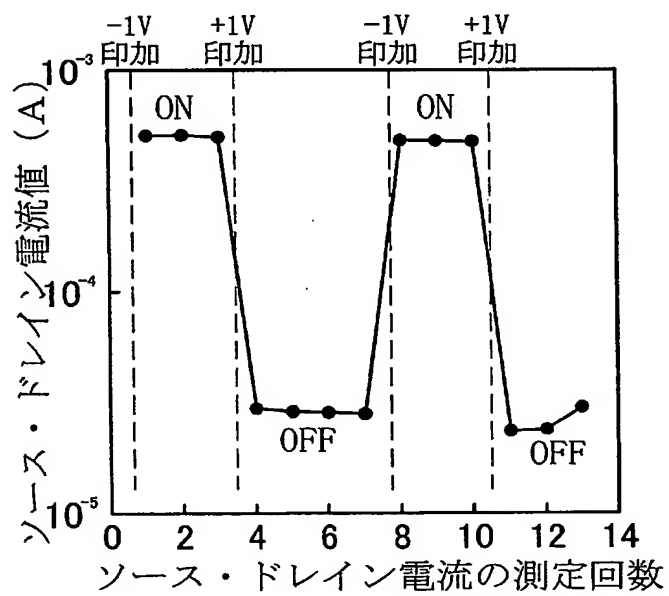


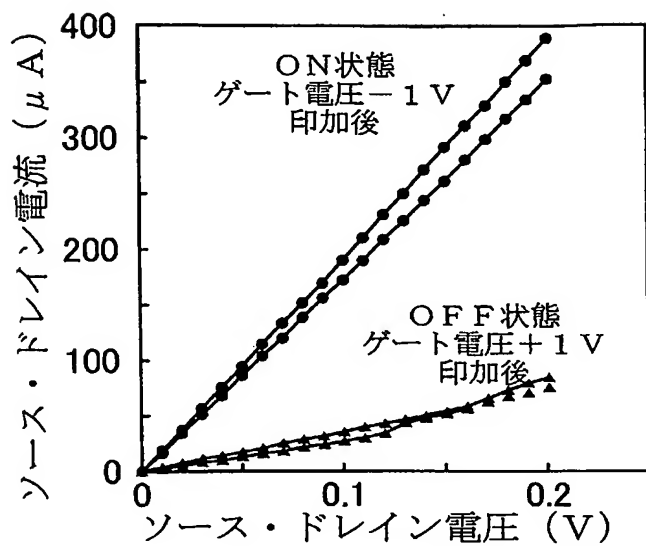
【図 2】



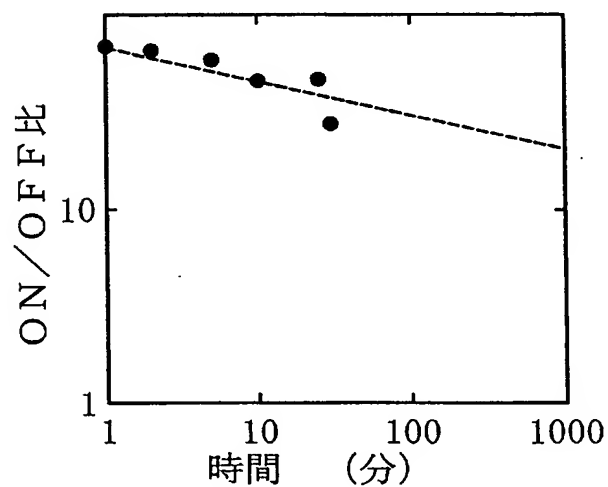


【 図 4 】

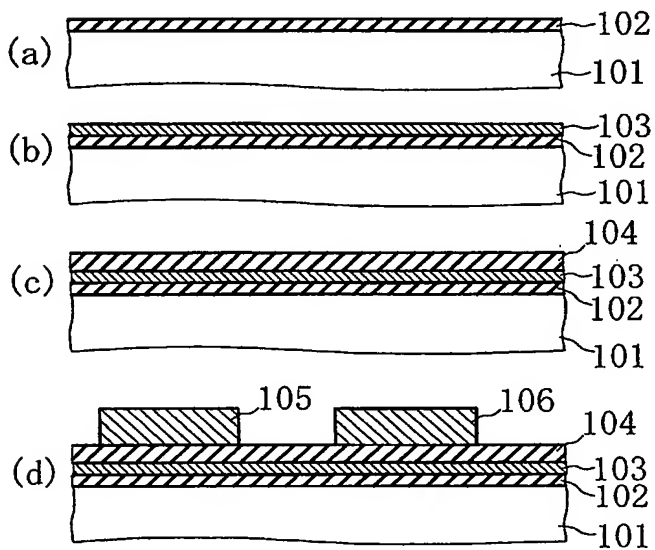


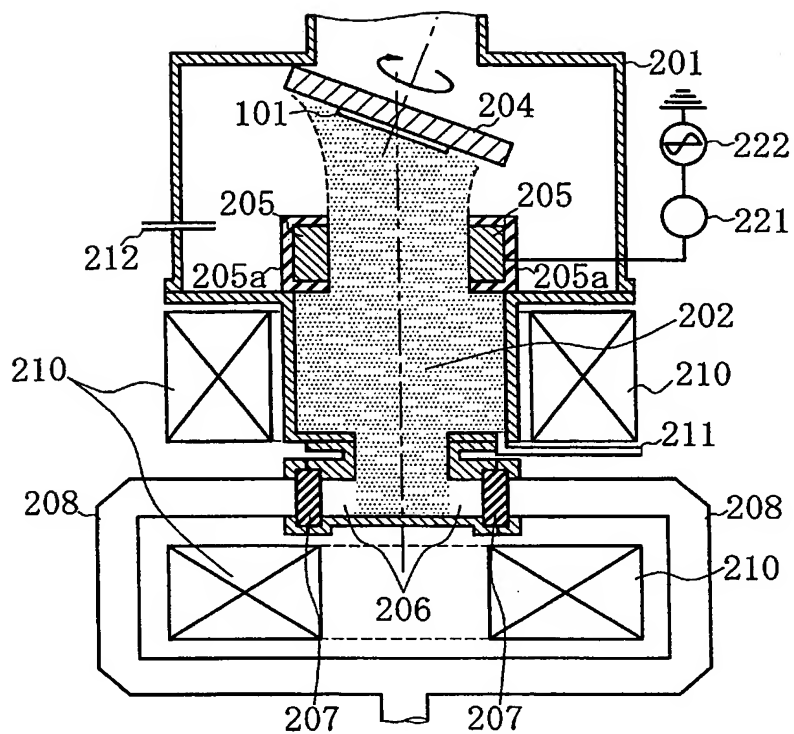


【図 6】

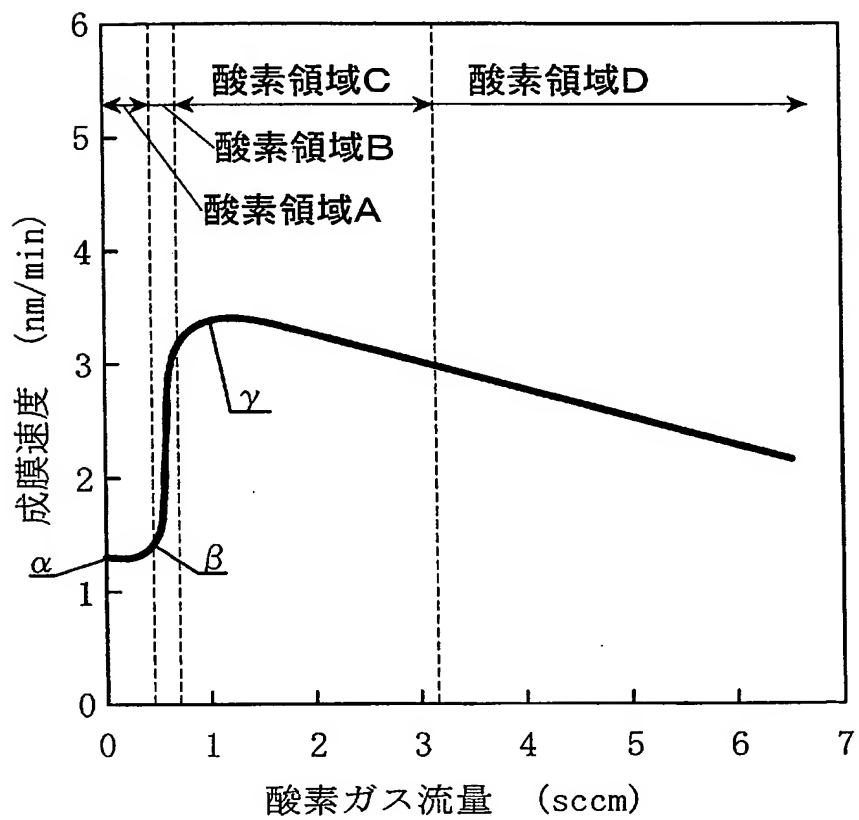


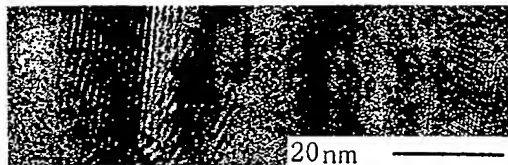
【図 7】



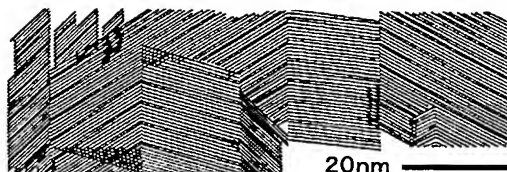


【図 9】

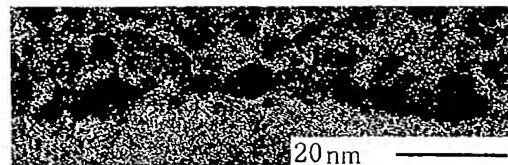




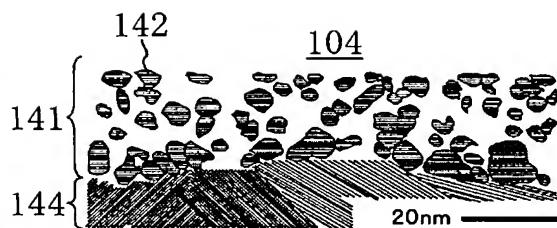
(a)



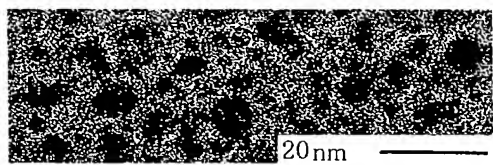
(a')



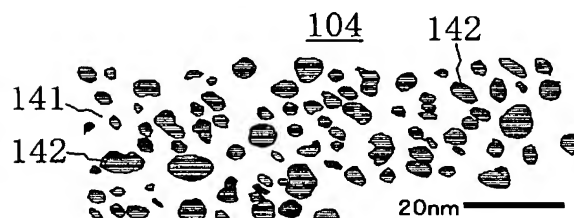
(b)



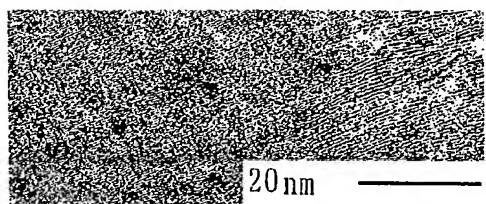
(b')



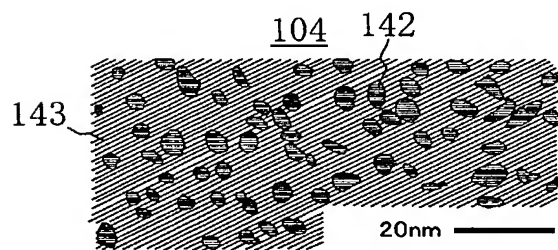
(c)



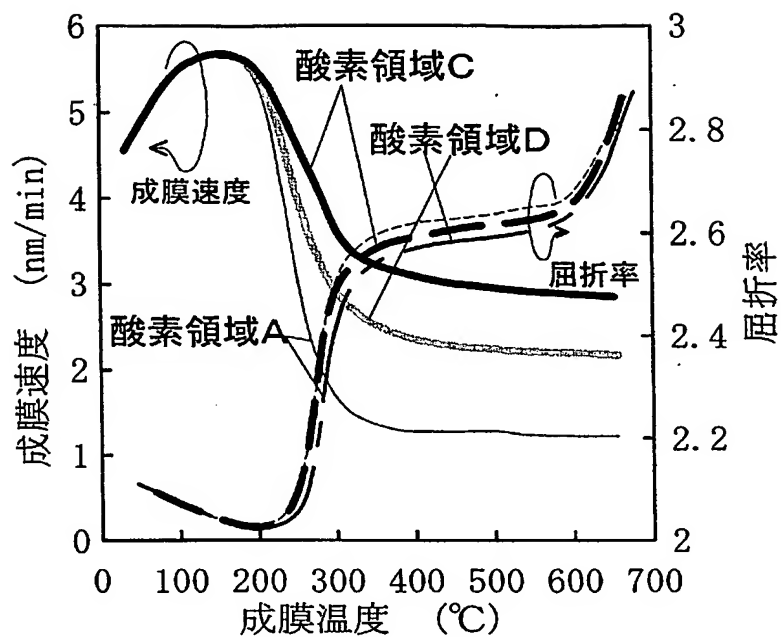
(c')



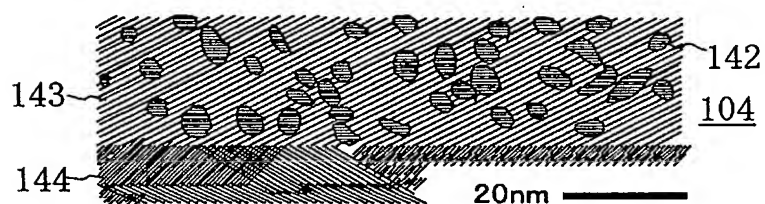
(d)



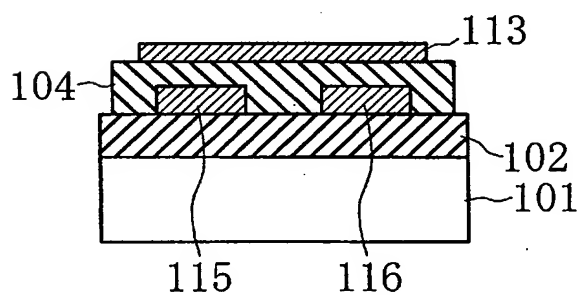
(d')



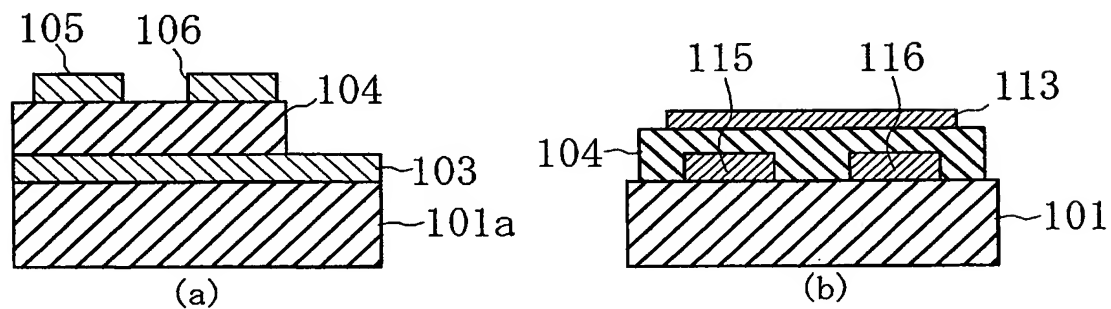
【图 1 2】

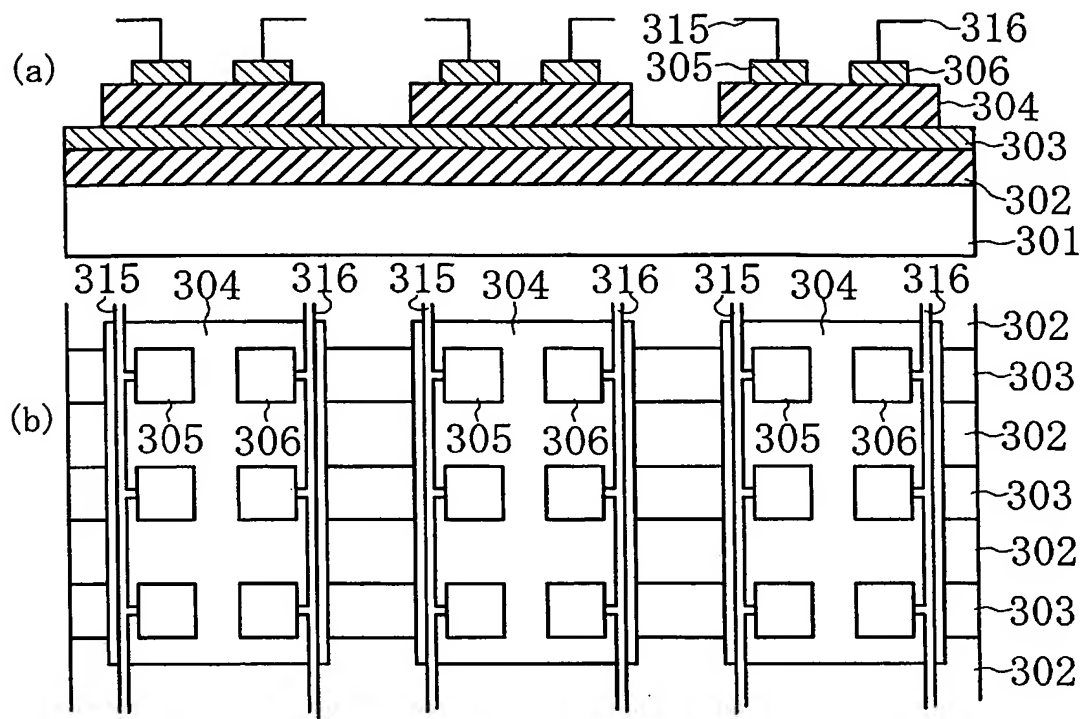


【图 1 3】

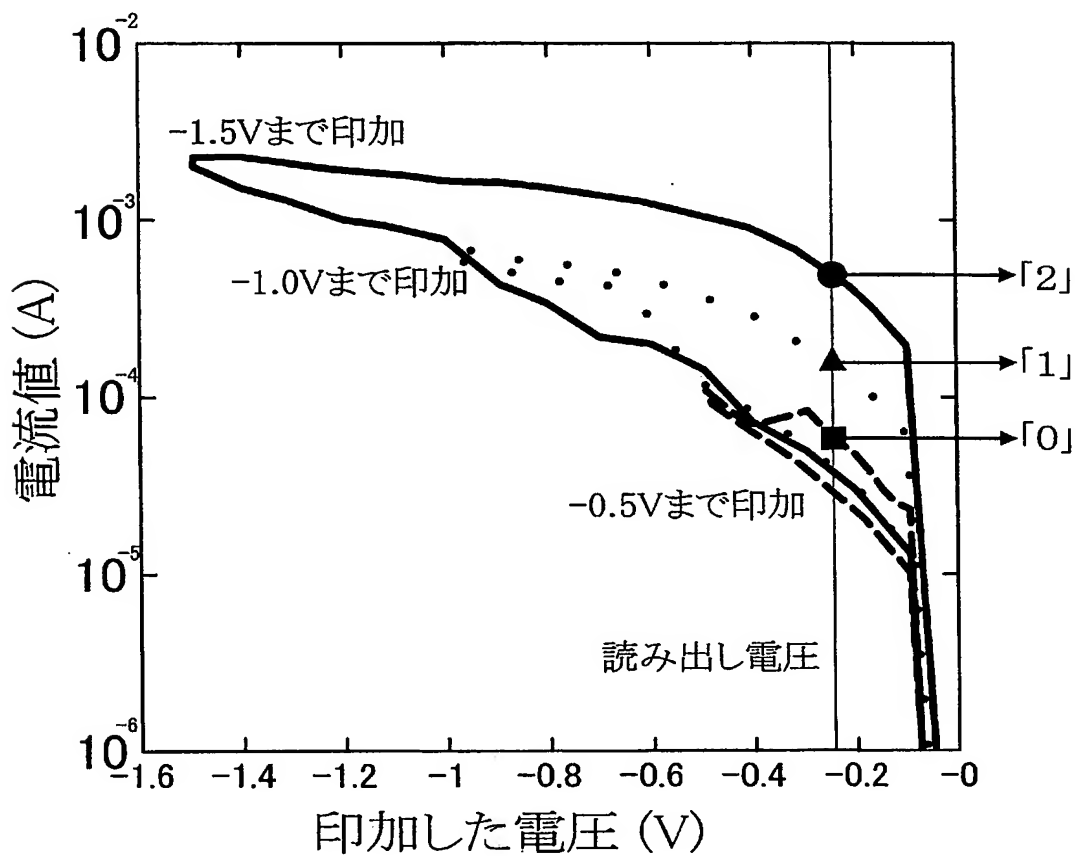


【图 1 4】






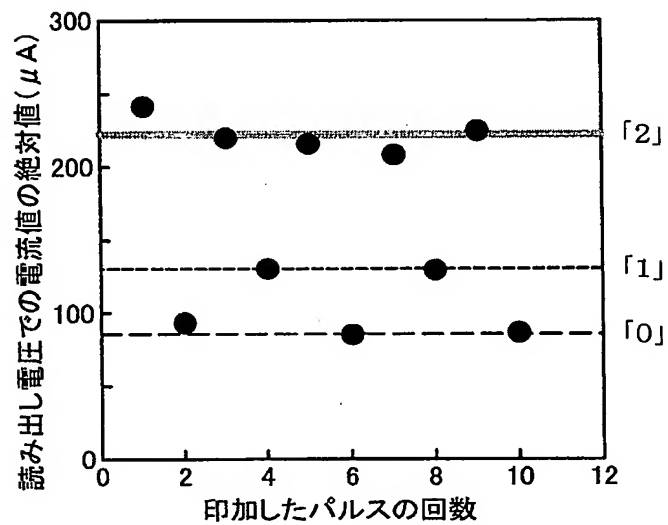
【図 16】

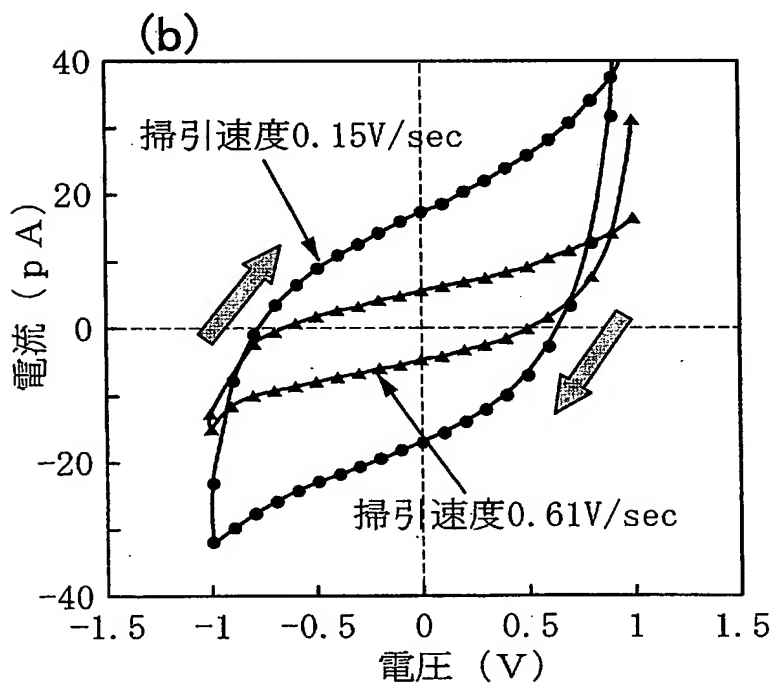
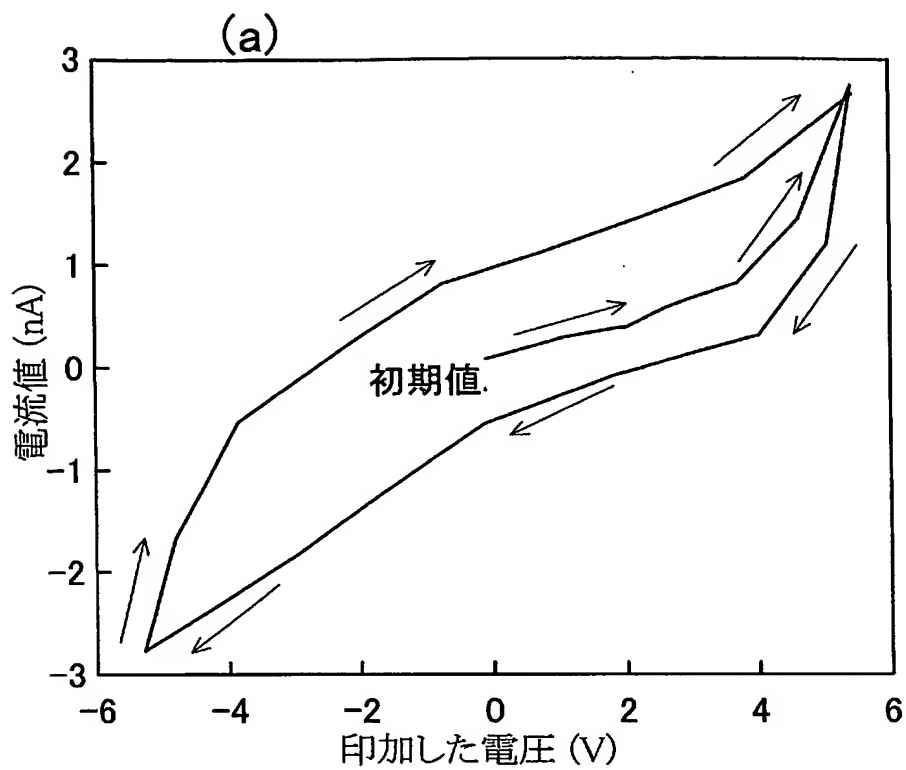


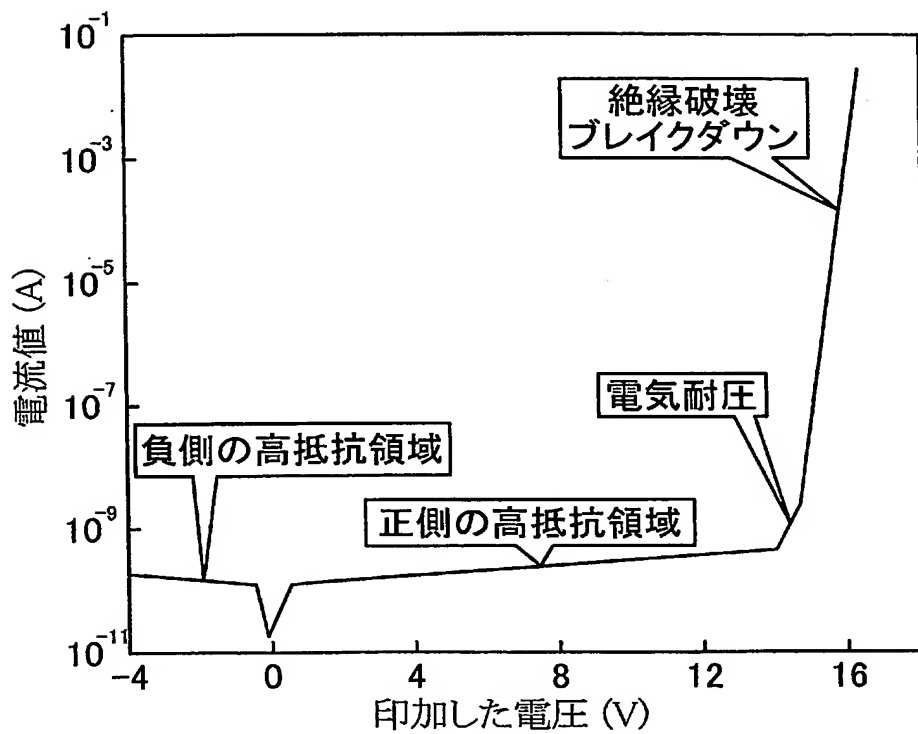
パルス回数	1	2	3	4	5
パルス電圧(V)	-3	+3	-3	-1.5	-3
パルス幅(μsec)	10	10	10	10	10
状態	「1」	「0」	「2」	「1」	「2」



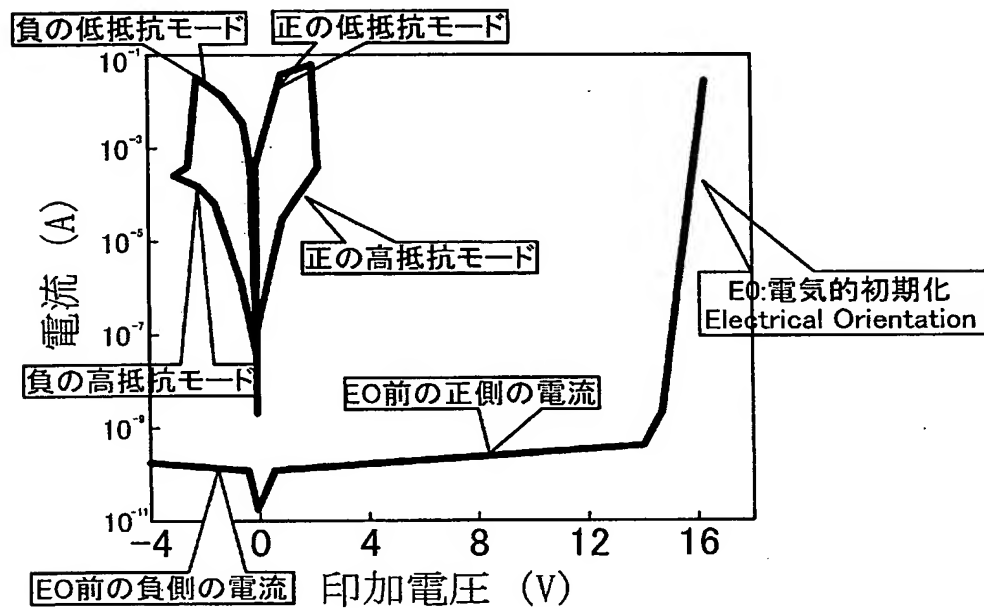
【図 18】

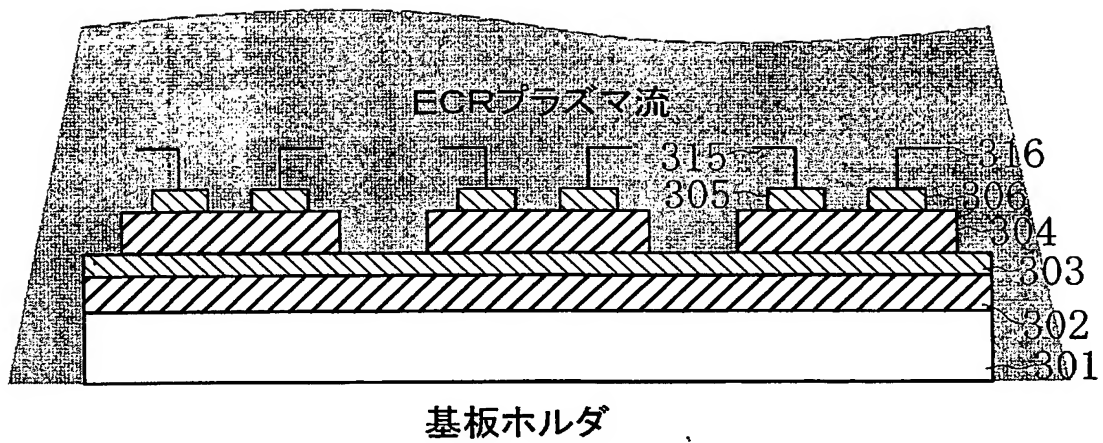




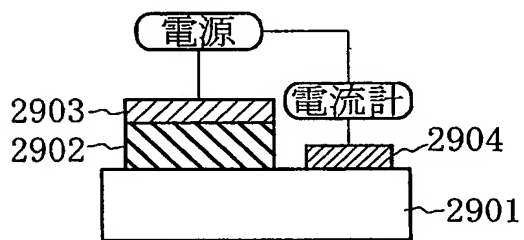


【図 2 1】





【 図 2 3 】



【要約】

【課題】 より安定に状態の保持が得られるなど、金属酸化物から構成された材料を用いて安定した動作が得られる三端子素子を提供する。

【解決手段】 単結晶シリコンからなる基板 101 の上に絶縁層 102 , ゲート電極 103 , B i と T i と O とから構成された膜厚 30 ~ 200 nm 程度の金属酸化物層 104 , ソース電極 105 , ドレイン電極 106 を備える。このような構成とした三端子素子において、例えば、ゲート電極 103 に所定の電圧の書き込み電位が印加されている状態を書き込み状態とし、ソース電極 105 とドレイン電極 106 との間に所定の電圧の読み出し電位が印加されている状態における流れる電流を読み出す。書き込み電位の電圧により、OFF 状態と ON 状態とが得られ、ON 状態では OFF 状態に比較して、より多くの電流がソース・ドレイン間に流れるようになる。

【選択図】 図 1

0 0 0 0 0 4 2 2 6

19990715

住所変更

5 9 1 0 2 9 2 8 6

東京都千代田区大手町二丁目3番1号

日本電信電話株式会社

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP2005/013413

International filing date: 21 July 2005 (21.07.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2005-052655
Filing date: 28 February 2005 (28.02.2005)

Date of receipt at the International Bureau: 25 August 2005 (25.08.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.